

放大器的定义、分类和选择使用

2016年8月1日 9:58

集成运放的两个要求：

1. 开环增益很大
2. 输入端无电流

满足这两个要求的运放，利用负反馈原理即可满足用户的一切要求

“虚短”不是运放本身的特性，而是深度负反馈导致的必然结果（数学推导）

标准运放：2入1出

全差分运放：2入2出

全差分运放——

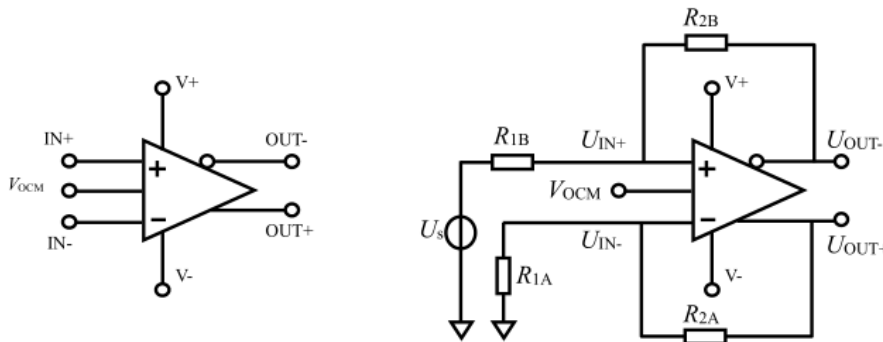


图 1-3 全差分运放以及全差分运放组成的单端转差分放大电路

$$U_{OUT+} - U_{OUT-} = A_{uo}(U_{IN+} - U_{IN-}) \quad (1-4)$$

$$\frac{U_{OUT+} + U_{OUT-}}{2} = V_{OCM} \quad (1-5)$$

V_{OCM} 常用于输出电平的移位，输入一个参考电压，使输出围绕这一电压上下波动

功能放大器——同时集成放大电路和部分外围电路，使其满足特定的需求

存在意义：常用、用户做的没厂家做的好

仪用放大器：常用于仪器仪表最前端，与传感器直接接触，KCM极高、R_i极高（屏蔽传感器R_o对输出的影响）

差动放大器：由减法器发展而来，内部电阻经激光校准为精密电阻，增益非常精确

程控增益放大器：可由处理器提供数字信号实时调整增益，相当于一个可编程的仪用放大器，通常分为高频型和低频型

压控增益放大器：由模拟信号控制增益，分为dB线性（对数比例）和V/V线性（简单比例）

隔离放大器：实现输入端与输出端的电气隔离，分为变压器型、光电耦合型、电容型，通常只能放大低频信号

选择原则：

1. 一般选择大家都常用的、大的芯片厂商提供的，使用时参考技术手册以及给出的典型电路，方便上手
2. 一般优先采用高级运放而非低级运放（厂商集成的专用功能运放往往比自己搭的好）
3. 适当选择，不要过分倾向分立元件或是高级运放

失调和偏置

2016年8月1日 13:34

输入失调电压 (Offset Voltage, V_{OS})

- 定义

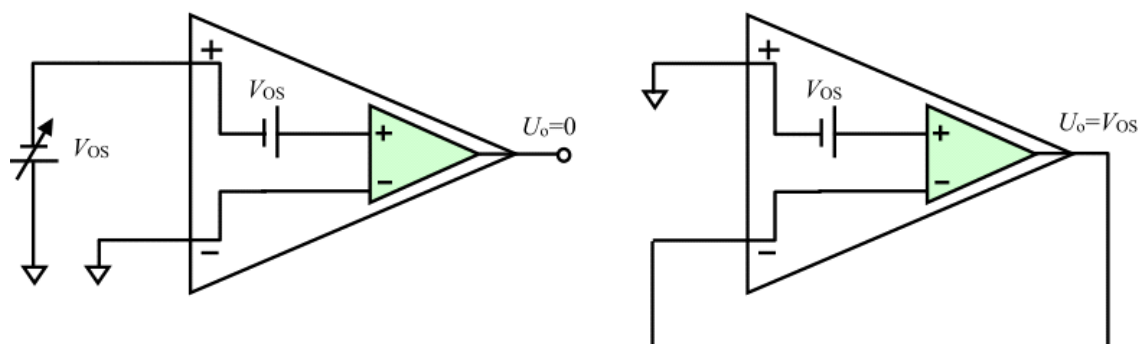


图 2-1 对运放输入失调电压的图解

- 开环情况下，加载在两输入端间的直流电压，使得输出为零
 - 接成电压跟随器（输出直接引到反相端），同相端接地的情况下的运放输出
- 通常不分正负，以绝对值表示；
 - 可以如图等效为同相端串联一个 V_{OS} ；
 - 测量方式
如图2-1左，反相端接地，同相端接可调电源，调整可调电源使得输出为0，可调电源此时电压的绝对值即为 V_{OS}
 - 优劣评定
 - 1 μ V以下：极为优秀
 - 1~100 μ V：较好
 - 100 μ V以上：较差，最大有几十mV的
 - 后果：存在一个 $A_F V_{OS}$ 的输出失调电压（直流量，其中 A_F 为闭环增益）
 - 对策
 - 如果关心信号中的直流成分，可以选择 V_{OS} 很小的运放或者采取调零措施
 - 有的运放集成了调零电路
 - 即使没有集成调零电路，也可以在输入、输出端外接调零电路（可以参考标准的调零电路）
 - 如果只关心信号中的交流成分，可以在输入、输出端增加交流耦合电路

失调电压漂移 (Offset Voltage Drift)

- 定义

输入失调电压随自变量（温度、时间、供电电压等）的变化而变化的比值

- 温度漂移 ($\Delta V_{OS}/\Delta T$ 、 dV_{OS}/dT)：指定温度范围内的平均值，单位 μ V/ $^{\circ}$ C
- 时间漂移 (dV_{OS}/dMO)：单位 μ V/MO (MO为month)
- 供电电压漂移：单位 μ V/V
- 优劣
 - 0.002 μ V/ $^{\circ}$ C~几十 μ V/ $^{\circ}$ C
- 初始失调电压 V_{OS0} = 温度变化40~500 $^{\circ}$ C的失调电压变化 = 时间变化10~100个月的失调电压变

化

- 偏移量等效温度 $T_{OD} = V_{OS0} dT / dV_{OS}$ ，表示温度变化多少会增加 V_{OS0} 的失调电压
- 偏移量等效时间 $M_{OD} = V_{OS0} dMO / dV_{OS}$ ，表示时间变化多少会增加 V_{OS0} 的失调电压
- 后果
 - 失调电压可以被调零解决，但调零完成后，随着时间、环境的变化又会出现新的失调；
 - 如果对精度、稳定性要求高，就必须选择漂移系数小的运放
- 对策
 - 选择漂移系数小的运放
 - 有的运放具有自动归零技术，会不断地测量失调电压并对其进行抑制，但这种运放需要频繁地进行切换操作，会产生一定的噪声

输入偏置电流 (Input bias current, I_B)

- 定义：输出维持在规定电平时，两输入端流进的电流平均值

$$I_B = \frac{I_{B1} + I_{B2}}{2}$$

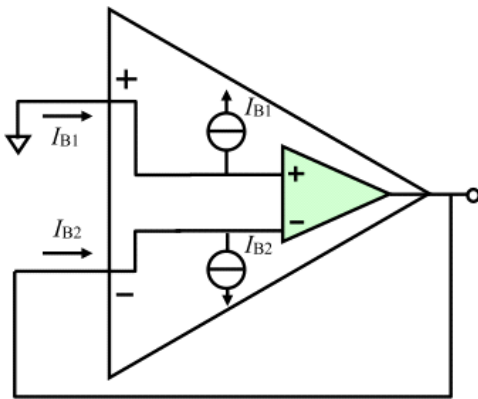


图 2-2 对运放输入偏置电流和失调电流的图解

- 优劣：60fA~100uF (1fA=10⁻¹⁵A)，取决于运放输入级结构，FET结构 I_B 很小
- 测量方式：接成电压跟随器，同相端接地，分别测量流入同相端、反相端的电流值，二者取平均即为 I_B
- 后果
 - 运放接成跨阻放大来测量微小电流时，过大的 I_B 会分掉被测电流导致失准
 - 输入端通过一个电阻接地时，电阻上会产生不期望的分压
- 对策
 - 采用 I_B 较小的运放，如FET输入运放
 - 高速、低 I_B 的运放较难选择

输入失调电流 (Input offset current, I_{OS})

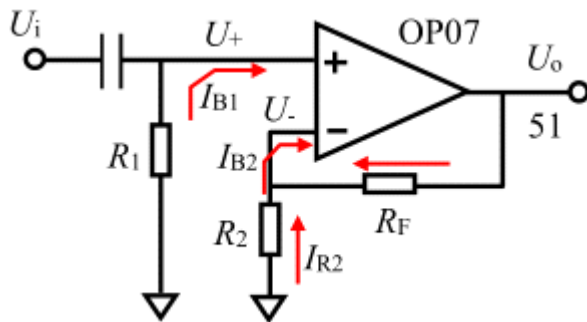
- 定义：输出维持在规定电平时，两输入端流进的电流差值

$$I_{OS} = I_{B1} - I_{B2}$$

- 优劣：20fA~100uA，取决于输入级结构，FET结构 I_{OS} 很小

- 一般对于某一芯片， I_B 与 I_{OS} 在数值上相当
- 后果：两输入端的电流差异客观存在，无法通过外部电阻的匹配来消除偏置电流的影响

0输入下实际输出的计算



$$U_o = \frac{A_{uo}}{1 + \frac{R_2}{R_2 + R_F} A_{uo}} (V_{OS} + I_{B2} R_2 // R_F - I_{B1} R_1)$$

当输入端都接地时，输出电压与 V_{OS} 、 I_{B1} 、 I_{B2} 、外接电阻有关；

1. 如果 $I_{B1}=I_{B2}$ ，那么选择 $R_2 // R_F = R_1$ 使电流形成的失调电压消失，但实际上 $I_{B1}=I_{B2}$ 的可能性不大
2. 外部电阻越大，电流引起的输出失调越明显

失调、偏置都是直流形式

- 在多数交流耦合电路中无需考虑它们的影响
- 单级增益较大的交流耦合电路，需要注意它们降低输出端的动态范围
- 在直接耦合电路中，尤其是精度要求高的电路中要注意它们的影响

克服失调、偏置

- 选择合适的运放
 - 查阅多种运放的资料，对比它们的参数，选择合适的一款运放
- 选择合适的外部电阻
 - 选择最小的电阻以降低电流对失调、偏置的贡献
 - 调配电阻比例，以抵消失调、偏置，但应当谨慎使用
 - 对于高速运放，尤其是电流反馈，最好根据手册的建议选择外部电阻，一般都比较小，在 $1k\Omega$ 以下
 - 外部电阻越大，功耗越小、发热越少，对输出电流要求越低
 - 外部电阻越大，偏置电流对输出失调的贡献越大
 - 外部电阻越大，电阻本身的噪声越大
 - 外部电阻越大，附近的杂散电容越不可忽视，通常会降低上限截止频率
 - 外部电阻越大，电路板造成的漏电阻越不可忽视
- 调零和控温
 - 输入、输出端都可以调零，有的运放有调零功能，即使没有也可以外部搭建调零电路
 - 调零存在的问题

- 调零后受温漂、时漂影响
- 手工调零不适合大规模生产
- 电位器在电路中是一个可能性隐患

噪声指标

2016年8月3日 12:19

特性

1. 波形在任意时刻是不确定的，有低频也有高频，是广谱的
2. 幅度有限制，近似数学上的高斯分布
3. 无限积分趋于零
4. 短时波动，但长期稳定

“有效值” & “电能力”

- 功W

$$W = \int_0^T \frac{u^2(t)}{R} dt$$

- 有效值 U_{rms}

$$W = T \frac{U_{\text{rms}}^2}{R}$$

- 电能力 E_P

$$E_P = U_{\text{rms}}^2 = \frac{1}{T} \int_0^T u^2(t) dt$$

- 电能力具有可加性

$$\begin{aligned} U_{\text{rms}} &= \sqrt{\frac{1}{T} \int_0^T u_1^2(t) dt + \frac{1}{T} \int_0^T u_2^2(t) dt} \\ &= \sqrt{U_{\text{rms}1}^2 + U_{\text{rms}2}^2} \end{aligned}$$

$$E_P = U_{\text{rms}}^2 = U_{\text{rms}1}^2 + U_{\text{rms}2}^2 = E_{P1} + E_{P2}$$

噪声信号可以由光谱、随机的正弦波组成

- 表示为

$$u(t) = \sum rd[U_{\text{rms}_f} \sqrt{2} \sin(f_i)]$$

rd表示[]内的函数随机发生， U_{rms_f} 表示频率为 f_i 的噪声有效值

- 在宽度为 Δf 的频率区间 (f_a, f_b) 内

$$u_{f_a}^{f_b}(t) = \sum_{f_i=f_a}^{f_b} rd[U_{\text{rms}_f i} \sqrt{2} \sin(f_i)]$$

- 记

$$U_{\text{rms}}(f_a, f_b) = \text{rms}(u_{f_a}^{f_b}(t))$$

$$E_P(f_a, f_b) = U_{\text{rms}}^2(f_a, f_b)$$

- 电能力密度 D_E

$$D_E(f_a) = \lim_{\Delta f \rightarrow 0} \frac{E_P(f_a, f_b)}{\Delta f}$$

- 总电能力 E_P

$$E_P = \int_0^{\infty} D_E(f) df$$

- 总有效值 U_{rms}

$$U_{\text{rms}} = \sqrt{E_P} = \sqrt{\int_0^{\infty} D_E(f) df}$$

电能力密度曲线

- 横轴为 f ，单位HZ；纵轴为 D_E ，单位 V^2/Hz

电压密度曲线

- 电压密度

$$D_U = \sqrt{D_E}, \text{ 单位是 } V/\sqrt{\text{Hz}}$$

- 横轴为 f ，单位HZ；纵轴为 D_U ，单位 $V/\text{根号Hz}$
- 大多数技术手册上只提供电压密度曲线

运放的噪声与电路结构、外部电阻有关；

最简单的运放噪声模型——等效输入电压噪声源：

- 符号 U_{N_i} ，用有效值表示，单位 V 或 V_{rms}

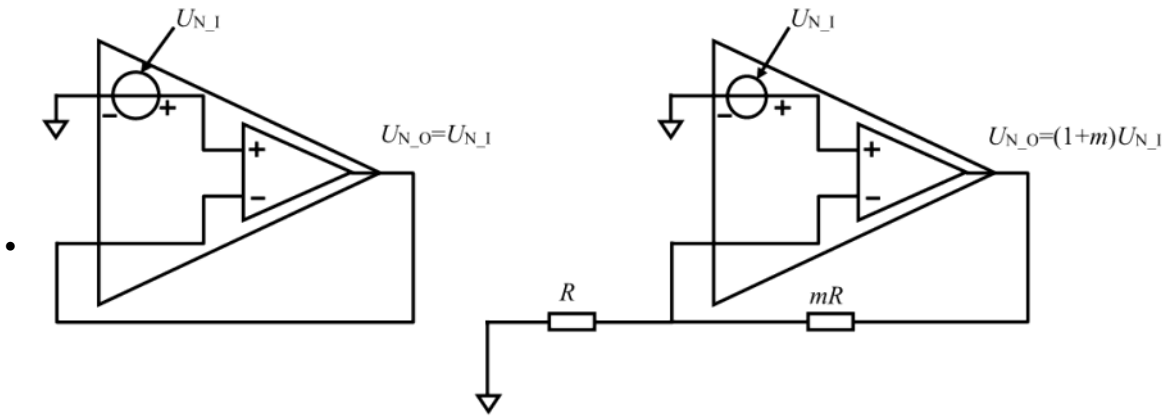


图 2-8 最简单的运放噪声模型 左图跟随器 右图比例器

运放的常见噪声源类型：

1. 1/f噪声

- 随频率的上升而下降，大致呈反比例曲线
- 电能力密度

$$D_{E_{1f}}(f) = C^2 \frac{1\text{Hz}}{f}$$

C^2 为噪声的电能力密度，单位 V^2/Hz

- 电能力

$$E_{N_{1f}} = \int_{f_a}^{f_b} D_{E_{1f}}(f)df = C^2 1\text{Hz} \int_{f_a}^{f_b} \frac{1}{f} df = C^2 \times 1\text{Hz} \times \ln \frac{f_b}{f_a}$$

- 有效值（ C 为电压密度）

$$U_{N_{1f}} = \sqrt{E_{N_{1f}}} = C \times \sqrt{1\text{Hz}} \times \sqrt{\ln \frac{f_b}{f_a}}$$

2. 白噪声（平坦噪声）

- 不随频率改变
- 电能力密度

$$D_{E_{wh}}(f) = K^2$$

- 电能力

$$E_{N_{wh}} = \int_{f_a}^{f_b} D_{E_{wh}}(f)df = K^2 (f_b - f_a)$$

- 有效值（ K 为电压密度）

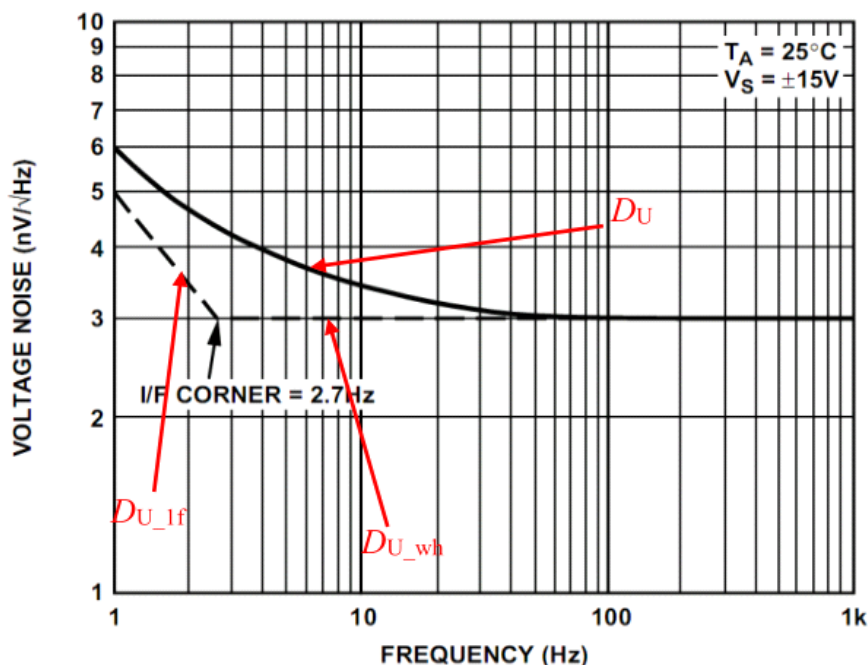
$$U_{N_{wh}} = \sqrt{E_{N_{wh}}} = K \sqrt{f_b - f_a}$$

3. 分配噪声

- 100MHz以上可能出现的噪声类型

手册一般会给出总的实测噪声电压密度曲线；
多数情况下，1/f噪声的影响远小于白噪声

下图中实现为总噪声电压密度曲线，
虚线为1/f噪声+白噪声，低频的斜线部分为1/f噪声，水平线部分为白噪声；



从手册中确定C、K值

- 确定白噪声电压密度K
 - a. 读图法
频率越高，1/f噪声越小，白噪声在总噪声中贡献越大；
因此直接读取总噪声电压密度曲线的最高频率点对应的电压密度作为K
 - b. 数据法
查看指标表获得；
一般符号为 e_n ，参数名为“Voltage Noise Density”或“Input Voltage Noise”

- 确定1/f噪声电压密度C

- a. 如果总噪声电压密度曲线包含1Hz点

$$D_U(1\text{Hz}) = \sqrt{D_{U_{1f}}^2(1\text{Hz}) + D_{U_{wh}}^2(1\text{Hz})} = \sqrt{C^2 + K^2}$$

根据K和1Hz点的电压密度计算C

- b. 如果总噪声电压密度曲线不包含1Hz点

频率越小，1/f噪声越大，1/f噪声在总噪声中贡献越大；

因此直接读取总噪声电压密度曲线的最低频率点对应的电压密度，根据该密度和K计算

C：

$$\begin{aligned} D_U(f_{\min}) &= \sqrt{D_{U_{1f}}^2(f_{\min}) + D_{U_{wh}}^2(f_{\min})} = \sqrt{D_{E_{1f}}(f_{\min}) + K^2} \\ &= \sqrt{C^2 \frac{1\text{Hz}}{f_{\min}} + K^2} \end{aligned}$$

c. 根据转折频率计算

有的手册会给出噪声的转折频率 f_{corner} ，转折频率处的1/f噪声、白噪声电压密度相等；

$$D_{U_{1f}}(f_{corner}) = D_{U_{wh}}(f_{corner}) = K$$

$$D_{U_{1f}}(f_{corner}) = C \sqrt{\frac{1\text{Hz}}{f_{corner}}}$$

$$C = K \sqrt{\frac{f_{corner}}{1\text{Hz}}}$$

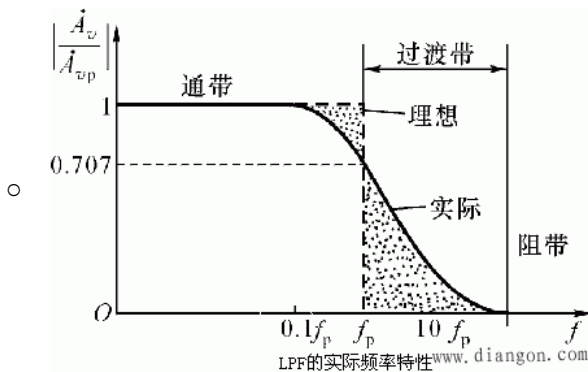
根据k和 f_{corner} 可以求得C

等效带宽 f_b (积分终点)

- 对白噪声来说， f_b 通常远大于 f_a

$$U_{N_{wh}} = K\sqrt{f_b - f_a} \approx K\sqrt{f_b}$$

- 理论上噪声的发作频率没有上限，但是
 - 运放输入端的等效噪声，在输出端会受运放带宽限制影响
 - 电阻噪声会受输出端和地之间的杂散电容影响
 - 除此之外，用示波器观察时也会受示波器的带宽限制影响
- 等效带宽 f_b & 截止频率 f_h



- 截止频率 f_h ：当幅度的平方衰减为原来的一半时对应的频率
- 等效带宽 f_b ：0- f_b 实际曲线的面积与0- f_h 理想曲线的面积相等
- 滤波器阶数越高， f_b 越接近于 f_h ；二阶以上的滤波器的等效带宽还与品质因素相关，因此一般认为二阶以上滤波器的 $f_b \approx f_h$
- 一阶滤波器： $f_b = \pi/2 * f_h$

起点频率 f_a

- 对于1/f噪声来说， f_a 远比 f_b 重要

$$U_{N_{1f}} = \sqrt{E_{N_{1f}}} = C \times \sqrt{1\text{Hz}} \times \sqrt{\ln \frac{f_b}{f_a}}$$

公式中 f_a 不可能为0，工程上则认为，频率小于0.1Hz的事件是认为、环境引起的扰动；因此通常取 $f_a=0.1\text{Hz}$ ；

公式中 f_b 经过取对数、开平方，其影响变得很小

噪声有效值&峰峰值

- 噪声具备统计学规律，有效值和峰峰值存在以下关系

$$U_{N_pp} = 6.6U_{N_rms}$$

- 白噪声在纵轴上满足正态分布，1/f噪声也近似满足（采样足够多时）
- 正态分布中 $\pm 3.3\sigma$ 区间内的概率为99.9%，区间外的概率仅有0.1%，一般认为这0.1%的最大最小值肉眼是不可见的；因此可以在噪声的波形中直接读取峰峰值来获得噪声的有效值

电阻噪声包括热噪声、接触噪声、散粒噪声等，运放电路一般只考虑热噪声——

- 原因：受温度影响产生的布朗运动发生电子碰撞
- 影响因素：温度、阻值【与频率无关】
温度越高、阻值越大，热噪声越大；
温度影响并不大，900多°C下的热噪声仅为常温的2倍左右；

- 表达式：

$$D_{U_R}(f) = \sqrt{4kTR}$$

$k=1.38 \times 10^{-23} \text{J/K}$ ，为玻尔兹曼常数。其中 $1\text{J}=1\text{sV}^2/\Omega=1\text{V}^2/(\Omega \cdot \text{Hz})$ 。

T采用开氏温度，单位K；

- 常温下，100Ω、1MΩ电阻的热噪声电压密度分别等效于1.29nV/√Hz的低噪声运放和129nV/√Hz的高噪声运放；
高频运放带宽大，噪声大，因此通常高频运放电路的外部电阻阻值都比较小；

等效输入电流噪声

- 输入偏置电流上的随机性波动即为等效输入电流噪声
- 有效值 I_{N_1} 表示正端， I_{N_2} 表示负端
- 不直接作用于输出端，而是通过输出端的外部电阻产生噪声
- 和等效输入电压噪声类似，也有电流密度、电流密度曲线，公式也基本一致

完整的运放电路噪声计算过程——

(考虑等效输入电压噪声、等效输入电流噪声、电阻热噪声)

运放电路噪声全模型及其输出噪声计算方法

图 2-13 是一个包含 4 个电阻的差动放大电路，它的输出噪声包含 3 类噪声源：运放等效输入电压噪声 1 个、电阻噪声 4 个、运放等效输入电流噪声 2 个。

不同教科书传授的方法不一致，但结果是一致的。本书方法如下：

- 1) 获得等效带宽 f_b ，确定 f_a ，可能是 0.1Hz 或者 0.01Hz。
- 2) 根据前述方法，结合带宽计算运放等效输入噪声电压 U_{N_1} ；
- 3) 结合带宽计算各个电阻的热噪声 U_{N_Ri} ；（式 2-18）
- 4) 查找数据手册，获得等效输入电流噪声的关键参数 C_1 和 K_1 ，结合带宽计算等效输入电流噪声 I_{N_1} 和 I_{N_2} ；
- 5) 以上述 3 类共 7 个源，分别计算在输出端的结果 U_m^O ，m 代表不同的源。其中上标 O 代表该噪声源在运放输出端呈现的噪声电压有效值。
- 6) 对各个 U_m^O 实施平方式叠加，最终输出噪声为

$$U_{N_O} = \text{sum2}(U_{U1}^O, U_{UR1}^O, U_{UR2}^O, U_{UR3}^O, U_{UR4}^O, U_{I1}^O, U_{I2}^O) \quad (2-15)$$

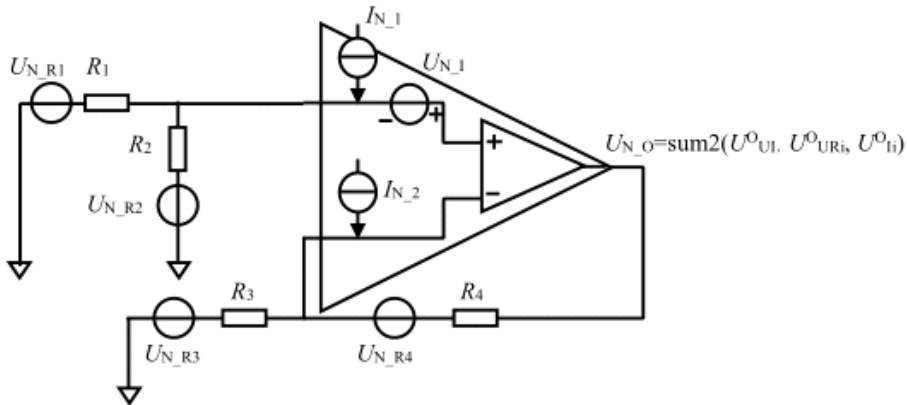


图 2-13 运放电路噪声全模型

- 定义电路等效输入噪声 U_{Ni} ：总输出噪声/运放电路增益

$$U_{Ni} = \frac{U_{N_O}}{A}$$

注意：电路等效输入噪声 $U_{Ni} \neq$ 等效输入电压噪声 U_{N_1}

- 运放可以等效为一个理想运放 + 输入端或输出端的独立等效噪声源

多级放大电路的噪声计算

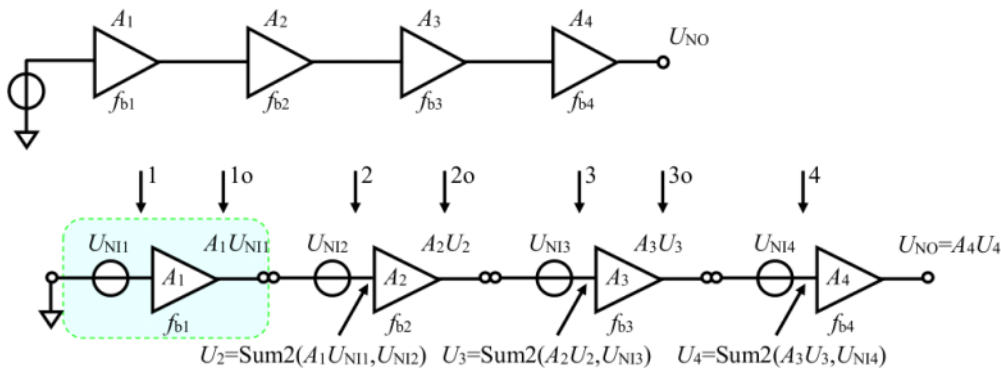


图 2-14 多级放大电路噪声计算方法

1. 如图先将运放等效为理想运放 + 输入端等效噪声源的形式；
每一级都包含增益 A ，等效输入噪声 U_{Ni} ，等效带宽 f_b ；

2. 先单独算出每一级单独的等效带宽
计算时每级的实际等效带宽应取后续各级中的最小 f_b 【后续！不包含本级】
3. 本级输入噪声= sum^2 （前级输出噪声，本级等效输入噪声）
4. 本级输出噪声=本级输入噪声*本级增益
5. 直到推出整体总噪声

单独的 $1k\Omega$ 、两个 $2k\Omega$ 并联、两个 500Ω 串联产生的热噪声是相同的

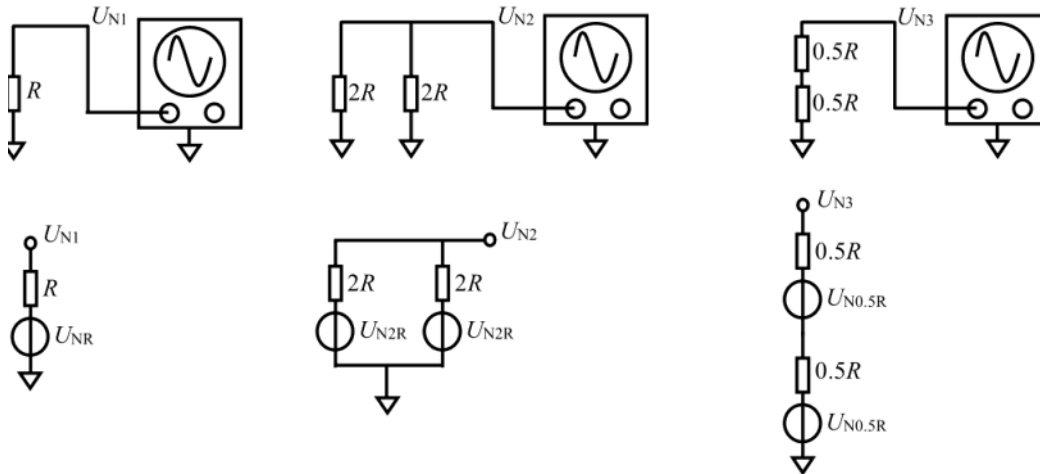


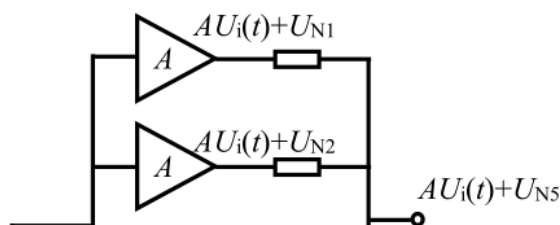
图 2-15 三种形式电阻均为 R ，产生的噪声相同吗？

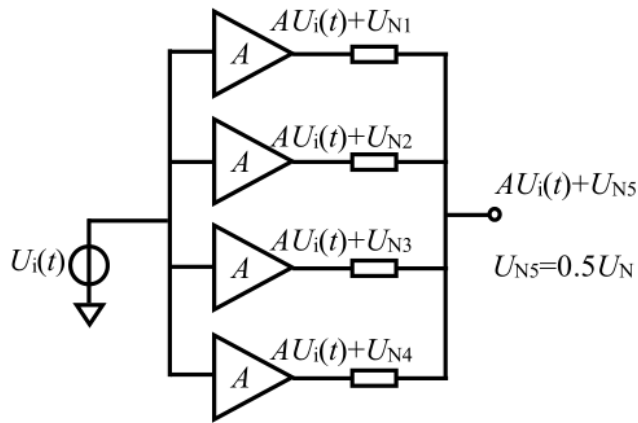
影响输出噪声的主要因素

- 自身噪声【最主要】：运放、外部电阻等噪声
- 电源噪声：电源噪声、波纹引起的噪声
- 空间干扰：电路系统外部环境通过空间耦合进入电路输出端的噪声
- 数字系统干扰：附近有ADC处理器系统、布局布线不合理

减噪措施

- 尽量降低等效带宽
- 选择噪声密度小的运放
一般注重噪声电压密度，在外部电阻较大的情况下需要选择电流密度小的运放；
一般注重白噪声 K ，在极低频率下需要注意 $1/f$ 噪声；
- 选择较小的外部电阻
- 多级放大电路中合理分配各级增益
第一级增益较高，选用噪声密度较小的运放
- 合理布置滤波器位置，选择滤波器类型
- 并联放大器（输出端串联电阻）





n个放大器并联后噪声变为原来的 $1/\sqrt{n}$ 倍

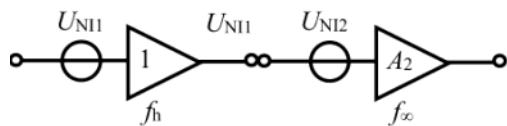
- 增加功耗，增加成本
- 电阻本身也有噪声，电阻要尽可能小

但是电阻太小时，可能会出现各放大器输出不匹配产生很大的瞬时电流

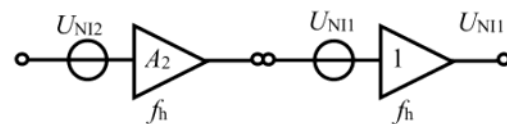
- 利用仿真软件辅助优化
- 注意屏蔽，减小外部干扰
- 注意电源，适当去耦
- 注意基准
 - 数据采集系统中，噪声很大程度来源于基准
- 数据采集系统中，注意数字系统、模拟系统的分离，减小数字系统对模拟系统的干扰

滤波 & 放大

从减噪的角度出发，滤波环节应当放在放大环节之后



滤波器在前



滤波器在后

- 滤波在前
 - 等效带宽就不能利用滤波器的较低频率，因此放大级的等效带宽较高，噪声也比较大
- 滤波在后
 - 利用滤波器的较低频率，噪声较小

其他指标

2016年8月6日 14:55

输入电压范围（共模输入范围，Input Voltage Range, IVR）

- 定义：保证放大器正常工作的最大范围
- 优劣评定：
 - 一般的运放会比电源电压范围小1V到几V；
 - 较好的运放会接近电源电压范围甚至超出0.1V（此时称为“输入轨至轨”，Rail-to-rail input, RRI）
- 两个输入端的任一端超出范围都会使运放失效，但不一定烧毁
- 由于运放“虚短”，两输入端几乎不存在差模信号，因此也叫“共模输入范围”

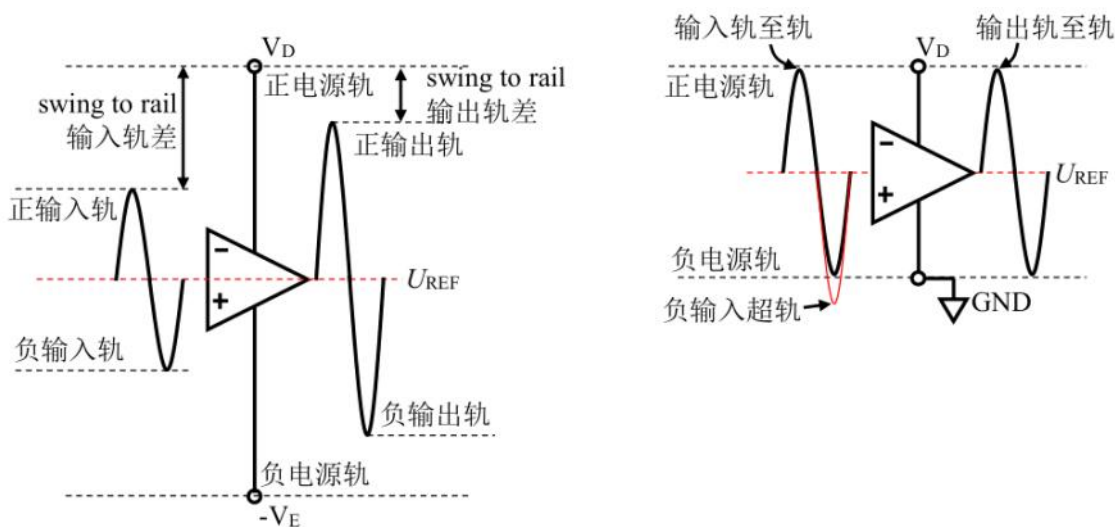


图 2-18 双电源供电、单电源供电以及轨定义示意图

输出电压范围（ V_{OH} , V_{OL} , Swing from rail）

- 定义：给定电源电压和负载的情况下，输出能达到的电压范围（ V_{OH} , V_{OL} , 轨差）
- 优劣评定：
 - 一般比电源电压范围小1V到几V；
 - 较好的可以与电源电压范围非常接近，此时称为“输出轨至轨”（Rail-to-rail output, RRO），差值称为“至轨电压”；
 - 至轨电压小于20mV即为非常优秀；
- 如果没有额外储能元件，输出电压不可能超过电源电压，而且输出、电源电压的差异随负载的加重（即阻抗的减小）而增大
- 特点
 - 正负至轨电压的绝对值可能不一致，但一般数量级相同
 - 负载越重至轨电压越大
 - 频率越高至轨电压越大，甚至输出电压可能会突然大幅下降

Input Common-Mode Voltage Range		-0.2 to +2.9	-0.2 to +2.9	V		
Common-Mode Rejection Ratio	$V_{CM} = 0V$ to 2.7V	46	64	46	64	dB
	$V_{CM} = 0V$ to 1.55V	58	74	58	74	dB
Differential Input Voltage		3.4		3.4		V
OUTPUT CHARACTERISTICS						
Output Voltage Swing Low	$R_L = 10\text{ k}\Omega$	0.05	0.02	0.05	0.02	V
Output Voltage Swing High		2.6	2.68	2.6	2.68	V
Output Voltage Swing Low	$R_L = 1\text{ k}\Omega$	0.15	0.08	0.15	0.08	V
Output Voltage Swing High		2.55	2.6	2.55	2.6	V
Output Current		15	15	15	15	mA
Short Circuit Current	Sourcing	21	21	21	21	mA
	Sinking	-34	-34	-34	-34	mA
Capacitive Load Drive	$G = +2$ (See Figure 46)	15	15	15	15	pF

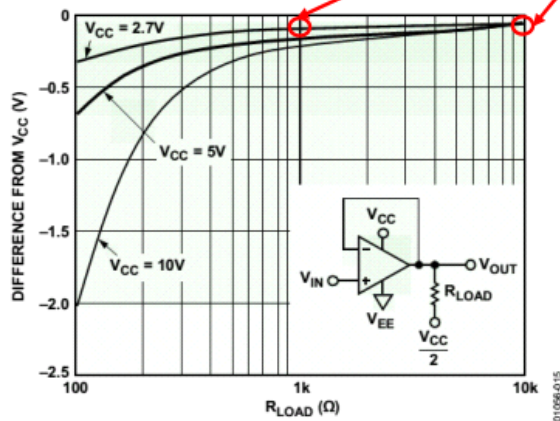


Figure 15. +Output Saturation Voltage vs. R_{LOAD} @ +25°C

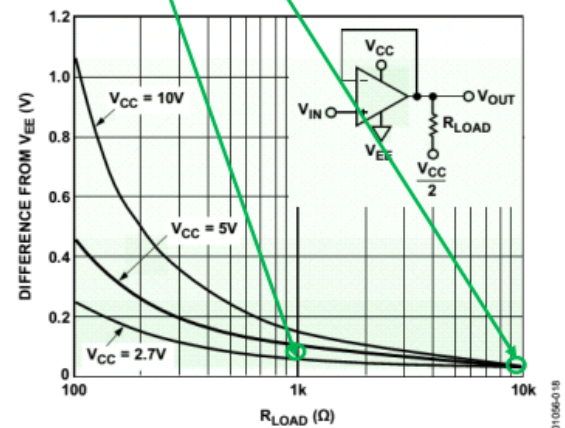


Figure 18. -Output Saturation Voltage vs. R_{LOAD} @ +25°C

共模抑制比 (Common-mode rejection ratio , CMRR或KCM)

- 定义：差模电压增益和共模电压增益的比值

$$CMRR = 20 \log \left(\frac{A_d}{A_c} \right)$$

- 优劣评定：

一般大于60dB，高级运放可以大于140dB

- 影响因素：

a. 运放自身的CMRR

b. 【关键】对称电路中各电阻的一致性（因此分立元件构成的运放电路CMRR远不如厂商提供的集成运放）

开环电压增益 (open-loop gain , A_{VO})

- 定义：

闭环下（实际运放不能开环工作）输出电压与两输入端差压的比值；

一般说开环电压增益达到某个值，这个值指的是低频最高增益

- 优劣评定：一般在60dB~160dB

- 随频率的提高而减小，通常关注的是下降规律，而不是它的低频最高增益

- 一般在高精度、低失真电路设计时要关注该指标，它决定实际增益和设计增益的误差、自身失真的抑制，也影响输出电阻

压摆率 (Slew rate, SR)

- 定义：闭环下输出电压变化的最大速率，单位v/us
- 优劣评价：2mV/us~9000mV/us
- 当输出信号频率比该指标大时，运放就不能支持了，波形会出现明显失真（如正弦波变为三角波）

带宽指标

- 单位增益带宽 (Unity Gain-bandwidth , UGBW)
 - 定义：开环增益下降到1时的频率
- 增益带宽积 (Gain Bandwidth Product , GBP / GBW)
 - 定义：特定频率与对应开环增益（单位为1而不是dB）的乘积
 - 当开环增益下降速率始终为-20dB/dec时，该指标为常数，即等于“单位增益带宽”
 - 在某个范围内该指标可以保持不变，则称该区域为“增益线性变化区”
- -3dB带宽
 - 定义：
闭环增益变为低频增益的0.707倍（下降3dB）的对应频率；
分为小信号带宽（输出小于200mV）和大信号带宽（输出2V）
- 满功率带宽 (Full Power Bandwidth , FPBW)
 - 定义：
指定闭环增益下（一般为一倍），连接制定负载，输入幅度为指标规定的最大输出幅度的正弦信号，不断提高频率直到输出因压摆率限制而出现失真，此时频率即为满功率带宽
 - 比-3dB带宽更加严格的指标：
不仅要求输出幅度没有明显降低，还要求能满幅度大信号带载输出
 - 和压摆率SR的关系（ A_{max} 为运放最大输出）
$$FPBW = \frac{SR}{2\pi A_{max}}$$
- 四个指标的大小关系
 - a. 一般UGBW略小于GBW
 - b. 一般FPBW比另外三个都要小

建立时间 (settling Time)

- 定义：接成指定增益（一般为一倍），输入阶跃信号，输出完全进入指定误差范围（0.1%、1%等）内所需时间
- 优劣：几ns~几ms
- 由运放的延迟、压摆率带来的爬坡时间、稳定时间三部分组成

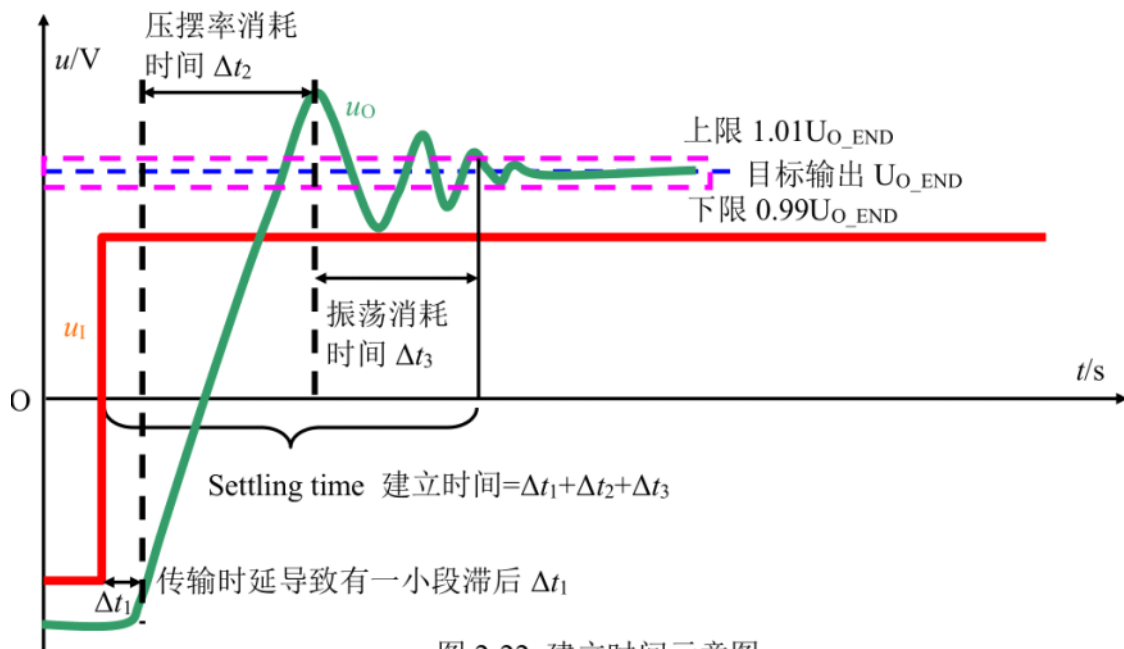


图 2-22 建立时间示意图

- 一般SR越大，建立时间越小

相位裕度 (Phase margin , φ_m) 和增益裕度

- 略 (参考自控课本)
- 所有运放，在任何频率下，都只存在滞后相移，即相移为负值

电源电压抑制比 (Power Supply Rejection Ratio , PSRR)

- 定义：
双电源供电，负电源不变，输入不变，正电源产生 ΔV_s 、f的波动，输出端会产生相应的 ΔV_{out} 、f的波动；

则有

$$PSRR+ = 20 \log \left(\frac{\Delta V_s \times G_N}{\Delta V_{out}} \right) \text{ dB}$$

(G_N 为噪声增益， $\Delta V_{in} = \Delta V_{out}/G_N$)

同理可以得到PSRR-

- 该指标与电路增益无关，描述的是运放对电源上波纹、噪声的抵抗能力
- 随着电源电压波动频率增加，运放的抵抗能力也会下降 (PSRR下降) ；
所以通常在电源端会接旁路电容过滤高频噪声
- 当PSRR接近带宽时，运放就失去了电源波动的抵抗能力

全谐波失真加噪声 (THD+Noise)

- THD定义：时域波形中总的谐波有效值与基波有效值的比值，通常用%或dB表示

$$THD = \frac{\sqrt{\sum_{i=2}^{\infty} U_{iRMS}^2}}{U_{1RMS}}$$

- 用于衡量一个时域波形和标准正弦波的差异程度
- 也可以用于衡量运放的保真程度 (输出相对于输入的失真程度) ——

指定增益，输入标准正弦波，测量相应的THD即为放大器的失真度；

实际检测（数字检测、数字分析）——

低失真信号源、低失真AD，通过傅里叶变换提取各次谐波（一般取2到7次），计算相应的THD

- 一般信号源产生的正弦波都有1%~0.01%（-40dB~-80dB）的THD
- 除了THD，噪声Noise也会引起失真，故引入THD+Noise指标：

$$\text{THD + Noise} = \frac{\sqrt{\sum_{i=2}^7 U_{i\text{RMS}}^2 + U_{\text{Noise_RMS}}^2}}{U_{1\text{RMS}}}$$

- 五个显著的影响因素：
 - a. 输入信号频率
 - b. 输出信号频率
 - c. 放大电路闭环增益
 - d. 输出带载大小
 - e. 供电电压

号称低失真运放都是在上述五个条件都指定的情况下测得的

- 其他失真指标：HD2、HD3
- 如果运放手册不提供THD指标，那么很可能这个运放的THD就好不到哪里去

热阻（Thermal resistance, θ_{JA} ）和温度范围

- 热阻定义：

导热体阻止热量散失程度，表示1W发热源在导热路径两端形成的温度差。单位°C/W，有以下两种——

 - a. θ_{JA} ，芯片热源结（Junction）与周围环境（Ambient，一般为空气）的热阻
 - b. θ_{JC} ，芯片热源结（Junction）与管壳（Case）的热阻
- 对芯片来说，导热路径两端分别为自身发热体和环境空气
- 热阻越大，散热越困难，温差越大
- 与环境温差计算（P为发热功率）：
$$\Delta T = P \times \theta_{JA}$$

已知工作的环境温度，热阻大小，就可以计算出器件的最大发热功率
- 当结温超过容许的最大结温，芯片就可能会发热烧坏
- 热阻大小由芯片的封装决定

精密运放和高速运放

2016年8月7日 17:14

- OP07
失调电压极小、噪声指标优秀、工作范围广、价格低廉，但带宽较低
- 低失调电压运放
典型的AD8675/8676，失真度指标优秀，价格便宜；
OP07的失调电压也很低；
注意Zero Drift零漂移运放，内部采取了斩波、自动归零等技术，内部有kHz级别的切换开关，会引入相应的噪声；
- 低噪声运放
但是 I_b 都不会太小，因此要注意外部电阻；
前述的AD8675偏置电流也比较小；
ADA3817-1，很高的带宽，却又比较小的偏置电流和失调电压，噪声也不算大，但是价格不太低；
- 低供电电压运放
低供电电压（1.4V甚至更低）又有一定性能的运放屈指可数；
一般都会增加额外的电源电路升压；
- 低偏置电流运放
AD549极其出色，但是价格也非常昂贵；
- 低功耗运放
一般用静态电流（无负载零输入）描述功耗；
一般低功耗运放的频带都比较窄；
- 低价格运放
- 高速运放

查找满足条件的运放

- 大厂商官网——ADI、TI、Linear、Maxim
- 合理使用各公司的功能
- 参考查阅芯片的手册、评估板资料；
设计电路与实验室电路基本吻合的，其电路参考价值就很大
- 采用multisim等软件对特定运放进行电路仿真
- 可以尝试申请样片

电流反馈型运放 (CFA)

2016年8月7日 22:09

传统的运放为VFA电压反馈型，但也存在CFA电流反馈型运放，其外部特性有所不同，使用时要注意

内核

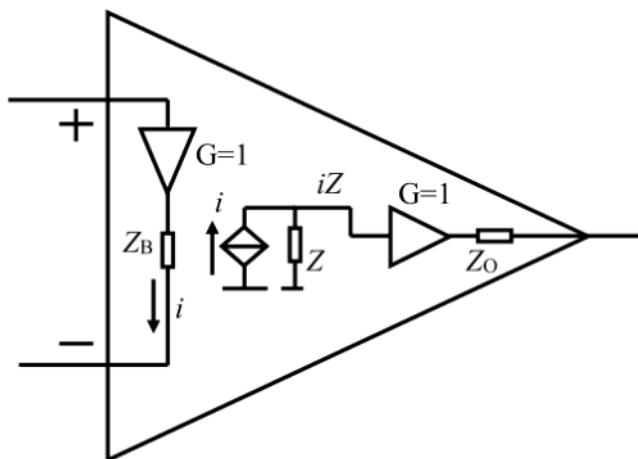


图 3-1 电流反馈型运算放大器内部结构

- 同相端接电压跟随器，两端压差在几十欧姆的阻抗 Z_B 上形成电流 i
- 电流 i 为控制源产生电压 iZ (Z 为很大的阻抗)
- iZ 经过电压跟随器和一个很小的阻抗 Z_O 输出

基本分析方法

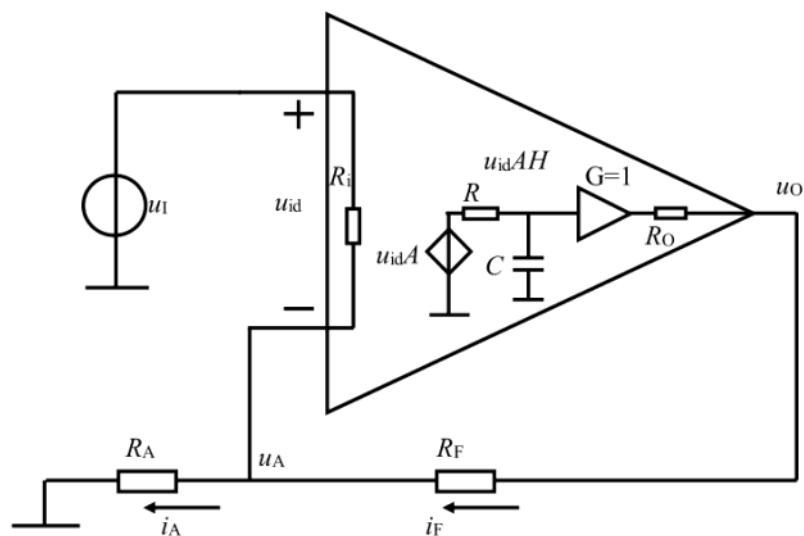


图 3-2D 电压反馈型运算放大器组成的同相放大器

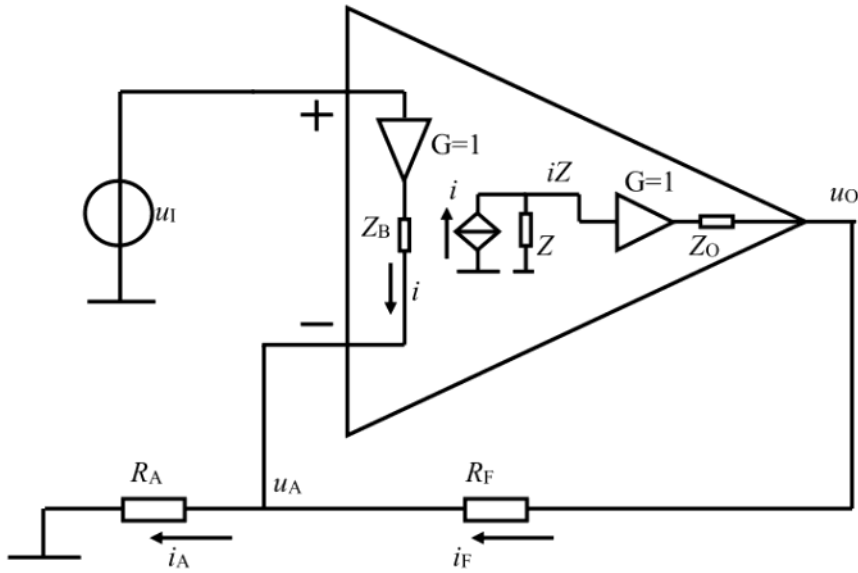


图 3-2 电流反馈型运算放大器组成的同相放大器

按照前述内部结构，列方程计算电压增益，注意 \$z\$ 非常大，关系式中一般可以作近似处理；可以求得上图同相放大器的传递函数为——

$$A_{uc} = \frac{u_o}{u_i} = \frac{R_A + R_F}{R_A} \times \frac{1}{1 + \frac{R_F + Z_B \frac{R_A + R_F}{R_A}}{Z}}$$

CFA 传递函数分析

CFA 内部影响频率特性的主要因素是 \$z\$，极大的 \$z\$ 必然存在并联的杂散电容 \$C\$

$$\dot{Z} = R // \frac{1}{j\omega C} = \frac{R}{1 + j\omega RC}$$

代入传递函数得——

$$= \frac{R_F + R_A}{R_A} \times \frac{1}{1 + \frac{R_F + R_B \left(1 + \frac{R_F}{R_A}\right)}{R}} \times \frac{1}{1 + j\omega C \frac{R_F + R_B \left(1 + \frac{R_F}{R_A}\right)}{1 + \frac{R_F + R_B \left(1 + \frac{R_F}{R_A}\right)}{R}}}$$

设 \$R_{new} = R_F + R_B \left(1 + \frac{R_F}{R_A}\right)\$，则

$$\begin{aligned} \dot{A}(\omega) &= \frac{R_F + R_A}{R_A} \times \frac{1}{1 + \frac{R_{new}}{R}} \times \frac{1}{1 + j\omega C \frac{R_{new}}{1 + \frac{R_{new}}{R}}} \\ &= \frac{R_F + R_A}{R_A} \times \frac{R}{R + R_{new}} \times \frac{1}{1 + j\omega C (R_{new} // R)} \end{aligned}$$

设 \$G_N = \frac{R_F + R_A}{R_A}\$，为低频基础增益，\$m = \frac{R}{R + R_{new}}\$，为增益系数，则有

$$\dot{A}(\omega) = G_N \times m \times \frac{1}{1 + j\omega C (R_{new} // R)}$$

上限截止频率为——

$$f_H = \frac{1}{2\pi (R_{new} // R) C}$$

从上式可以看出决定性能的两个重要因素——\$R_{new}\$ 和 \$C\$，

R_{new} 增大, f_H 降低, 增益系数减小(不像VFA增益不变),
VFA的“闭环增益与闭环增益带宽成反比”的关系在CFA中不存在!!甚至可能出现高增益带宽大于低增益带宽;
显然, CFA的 R_{new} 越小越好, 主要是减小 R_F , 也可以减小增益;
但是无限制的减小 R_{new} , 输出负载会加重, 反而会降低带宽等性能,
所以反馈电阻尽可能小, 同时也要注意参考手册

电压反馈型

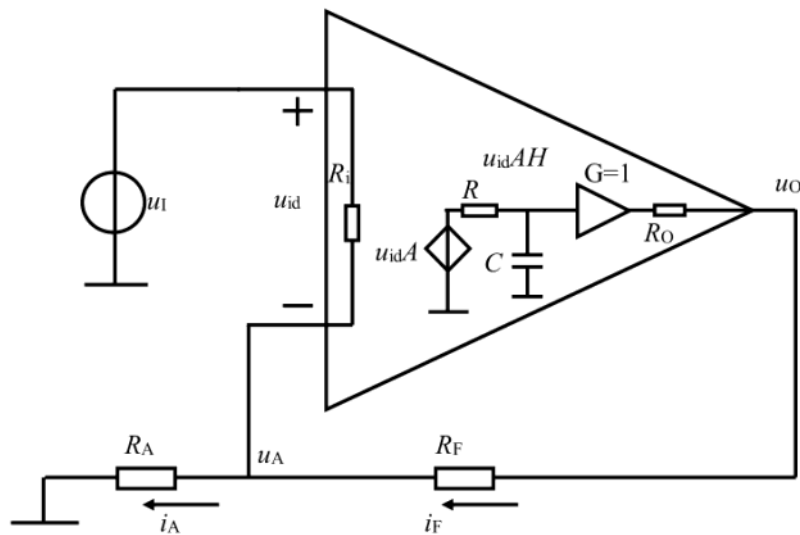


图 3-2D 电压反馈型运算放大器组成的同相放大器

增益——

$$= \frac{A}{1 + AF} \times \frac{1}{1 + j \frac{\omega}{(1 + AF)\omega_n}}$$

带宽随着增益的增加而降低

CFA和VFA优缺点

- CFA一般有更高的压摆率, 在大幅度输出、提高满功率带宽上有明显优势
- CFA不具有增益带宽积限制, 增益增大带宽不会同比例下降, 更适合实现单级高增益电路
- CFA一般有较低的噪声、较高的失调电压和偏置电流
- 但CFA的使用有一些限制
 - 作电压跟随器时, 必须用电阻串联到反馈回路中
 - 反馈电阻需要缜密选择
- CFA主要用于高速、高压摆率、单级高增益的场合

全差分运放

2016年8月8日 21:27

两输入（同相端 V_P ，反相端 V_N ）、两输出（ V_{out+} 、 V_{out-} ）、一控制输出共模的输入端（ V_{OCM} ）；

特性：

1. 两输出端平均值等于 V_{OCM} ，即 V_{out+} 、 V_{out-} 在 V_{OCM} 的基础上波动
2. 虚短
3. 虚断

优点：

1. 实现差分信号传递，抵抗外部共模干扰
2. 相同电源电压下，可以提供2倍的信号动态范围
3. 有效降低信号传递中的偶次谐波，减少失真

缺点：

1. 结构复杂，价格比较贵
2. 某些单项指标也不及标准运放

常见电路：

- 单端转差分

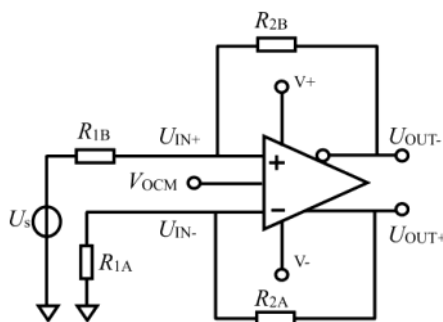


图 3-3 单端转差分放大电路

$$U_{OUT+} = \frac{2(1+k_A)}{k_A+k_B+2} V_{OCM} + \frac{k_B(1+k_A)}{k_A+k_B+2} U_s$$
$$U_{OUT-} = \frac{2(1+k_B)}{k_A+k_B+2} V_{OCM} - \frac{k_B(1+k_A)}{k_A+k_B+2} U_s$$

其中——

$$k_A = \frac{R_{2A}}{R_{1A}}, \quad k_B = \frac{R_{2B}}{R_{1B}}$$

如果想让输出 U_{out+} 、 U_{out-} 对称，则应使 $k_A=k_B$ ；

如果想让他们更加对称，则——

$$R_{1A}=R_{1B}=R_1 \quad R_{2A}=R_{2B}=R_2 \quad k=R_2/R_1$$

此时——

$$U_{OUT+} = V_{OCM} + 0.5kU_s$$

$$U_{OUT-} = V_{OCM} - 0.5kU_s$$

请注意此电路的信号输入电阻不再是传统电路的 R_1 ，而是

$$U_x = \frac{1}{1+k}V_{OCM} + 0.5\frac{k}{1+k}U_s$$

$$I_s = \frac{U_s - 0.5\frac{k}{1+k}U_s}{R_1} = U_s \frac{1 - \frac{0.5k}{1+k}}{R_1}$$

$$R_{is} = \frac{U_s}{I_s} = \frac{R_1}{1 - \frac{0.5k}{1+k}}$$

• 含阻抗匹配的单端转差分

- 阻抗匹配：要求信号路径上不发生电阻突变、不存在电阻不等；
高频放大电路尤其讲究阻抗匹配；
一般选择信号源、前级放大电路的输出阻抗为 50Ω ，后级放大电路的输入阻抗也为 50Ω ，使之与传输线的等效阻抗匹配（传输线等效阻抗一般为 50Ω ）；

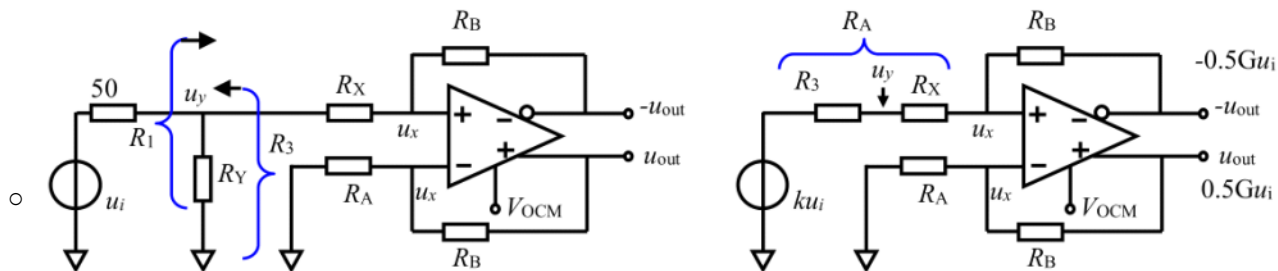


图 3-5 高频时单端输入转差分输出（左图实际电路，右图等效电路）

R_Y 为端接电阻，目的是使 $u_y=0.5u_i$

要求：

- 信号源输出阻抗必须为 50Ω ，电路入端输入阻抗也必须为 50Ω ；
左图 u_y 看进去阻抗为 50Ω ；
- 上下支路必须对称；
左图 $R_3+R_X=R_A$ ；
- 电阻选择，列方程求解 R_A 、 R_B 、 R_X 、 R_Y ，选择合适的E96系列电阻
 - 已知输入信号 u_i ，输出阻抗 50Ω ，要求单端转差分，增益 G ，且输出对称、满足阻抗匹配

分析过程：首先，画出电路结构图，如图 3-5 左所示。其中 R_X 、 R_Y 、 R_A 、 R_B 为待求电阻。为满足入端阻抗匹配， u_y 处信号大小应为 $0.5u_i$ 。

其次，将电路简化成图 3-5 右。设一个临时系数 k

$$k = \frac{R_Y}{50 + R_Y} \quad (\text{a-1})$$

$$R_3 = R_A - R_X = 50 // R_Y = \frac{50 \times R_Y}{50 + R_Y} = 50k \quad (\text{a-2})$$

$$\begin{cases} u_x = \frac{R_A}{R_A + R_B} \times 0.5Gu_i \\ \frac{ku_i - u_x}{R_A} = \frac{u_x - (-0.5Gu_i)}{R_B} \end{cases} \quad (\text{a-3})$$

解(a-3)两式，得

$$k = \frac{R_A}{R_B} G \quad (\text{a-4})$$

根据输入阻抗定义，可得左右图中 u_y 点信号应为 $0.5u_i$

$$\frac{ku_i - 0.5u_i}{R_3} = \frac{0.5u_i - u_x}{R_X} = \frac{0.5u_i - \frac{R_A}{R_A + R_B} \times 0.5Gu_i}{R_A - R_3}$$

将 $R_3=50k$ 代入，并将 u_i 消掉得

$$kR_A - 50k^2 - 0.5R_A = -25kG \frac{R_A}{R_A + R_B}$$

将(a-4)代入，且设 $R_A=x$ ，整理后得

$$\begin{aligned} x^2 \frac{G}{R_B} \left(1 - \frac{50G}{R_B}\right) + x \left(G \left(1 - \frac{25G}{R_B}\right) - 0.5\right) - 0.5R_B &= 0 \\ a = \frac{G}{R_B} \left(1 - \frac{50G}{R_B}\right), \quad b = G \left(1 - \frac{25G}{R_B}\right) - 0.5, \quad c = -0.5R_B \end{aligned} \quad (\text{a-5})$$

由此可解得：

$$R_A = x = \frac{-b \pm \sqrt{b^2 - 4ac}}{2a} \quad (\text{a-6})$$

(需大于 0，否则需重新设定 R_B)

由此可利用 (a-4)，求出 k (需小于 1，否则重新设定 R_B)

再根据 (a-1)，解出

$$R_Y = \frac{50k}{1 - k} \quad (\text{a-7})$$

再利用(a-2)，解得

$$R_X = R_A - 50k \quad (\text{a-8})$$

如果嫌烦，可以按照下述步骤进行

第一步，设定 R_B ，利用(a-5)式，解得 a 、 b 、 c 三个值：

$$a = \frac{G}{R_B} \left(1 - \frac{50G}{R_B}\right), \quad b = G \left(1 - \frac{25G}{R_B}\right) - 0.5, \quad c = -0.5R_B \quad (\text{a-5})$$

第二步，利用式(a-6)解得 R_A

$$R_A = x = \frac{-b \pm \sqrt{b^2 - 4ac}}{2a} \quad (\text{a-6})$$

第三步，利用(a-4)解得 k

$$k = \frac{R_A}{R_B} G \quad (\text{a-4})$$

■ 第四步，利用(a-7)解得 R_Y

$$R_Y = \frac{50k}{1-k} \quad (\text{a-7})$$

第五步，利用(a-8)解得 R_X

$$R_X = R_A - 50k \quad (\text{a-8})$$

- 其他电路形式

- 全差分放大 (差分入, 差分出)
- 全差分仪表放大器 (与标准运放中的仪用运放类似, 不过是差分输入的)

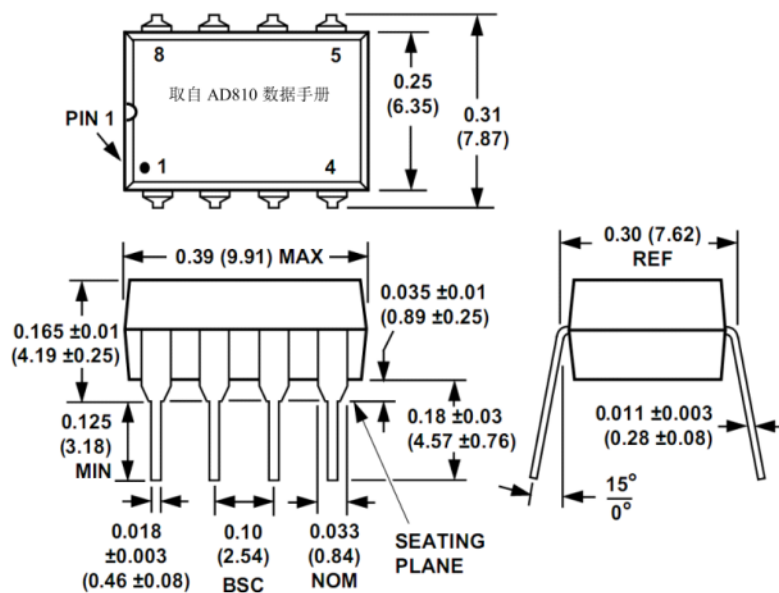
放大器的封装

2016年8月8日 23:36

基本概念

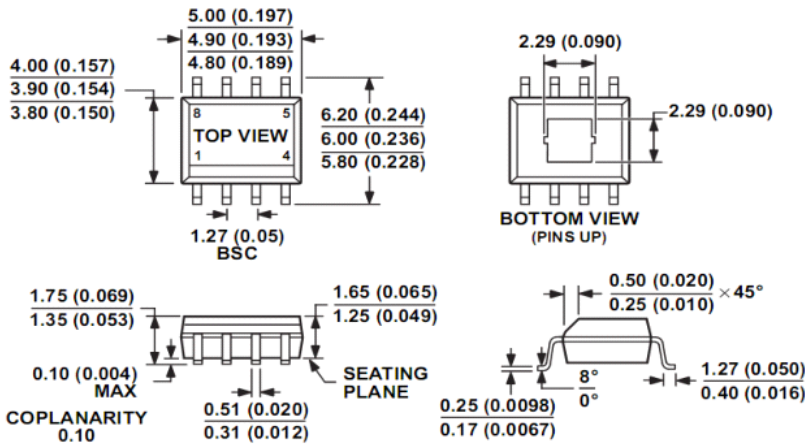
- 主要关心两个参数——
管脚间距、两排管脚间的宽窄；
其他参数多数是为批量焊接提供的
- 厂家对芯片分类时，一般会将宽窄一致的命为一类，也有的将总体尺寸一致的命为一类，不同厂家不同
- 一款放大器通常有多种封装形式
- 绘制电路板时，要根据对应放大器的对应封装的数据手册上的封装尺寸为准
- 100mil=2.54mm，一般尺寸图中不带括号的为mil单位，括号内为mm单位

PDIP封装 (DIP封装)



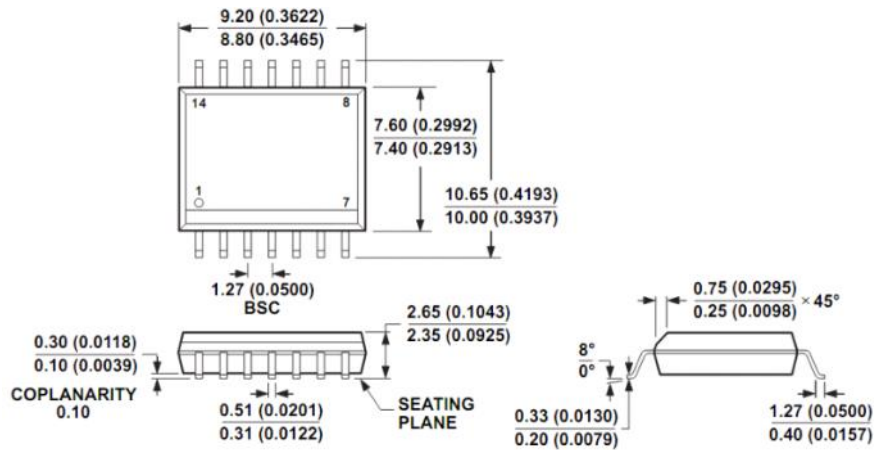
- 古老的封装，常见有塑封、陶瓷封装两种
- 管脚间距100mil，宽窄300mil
- 焊接容易、热阻小
- 可在面包板、万用板上直接使用
- 但对高频放大器来说，性能表现不佳
- 个头大，费料、占空间

SOIC-N封装



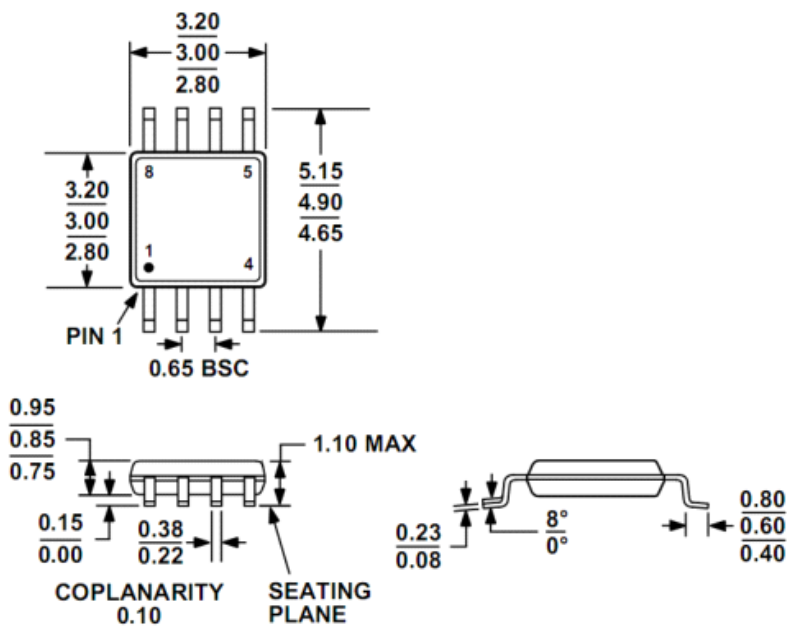
- 目前最常用的封装，8脚、10脚、14脚等
- 管脚间距50mil，宽窄150mil

SOIC-W封装



- 比较少见
- 间距50mil，宽窄300mil

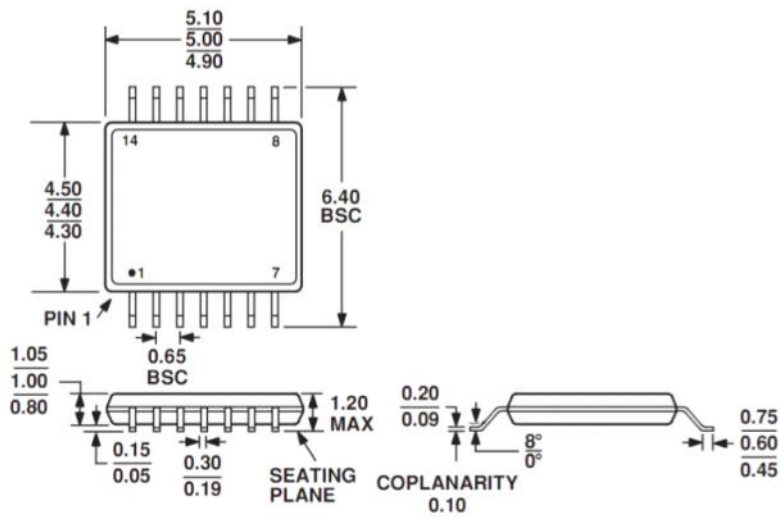
MSOP封装



- 外形3mm×3mm

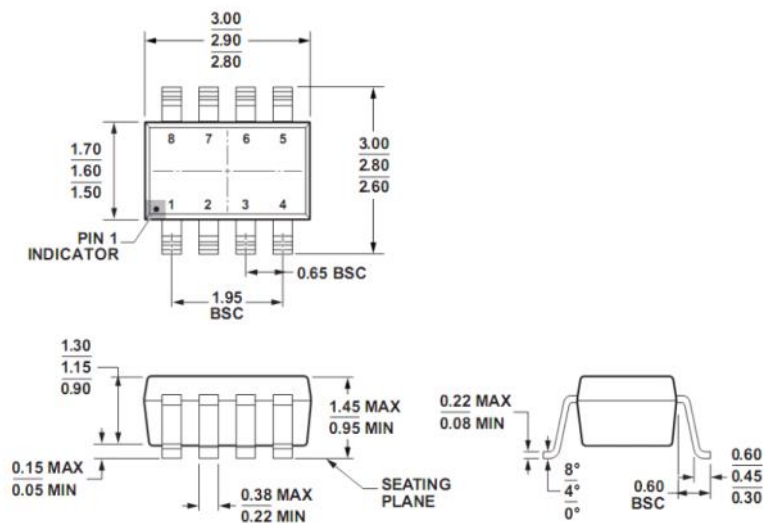
- 8脚间距0.65mm，10脚间距0.50mm
- 宽窄不确定

TSSOP封装



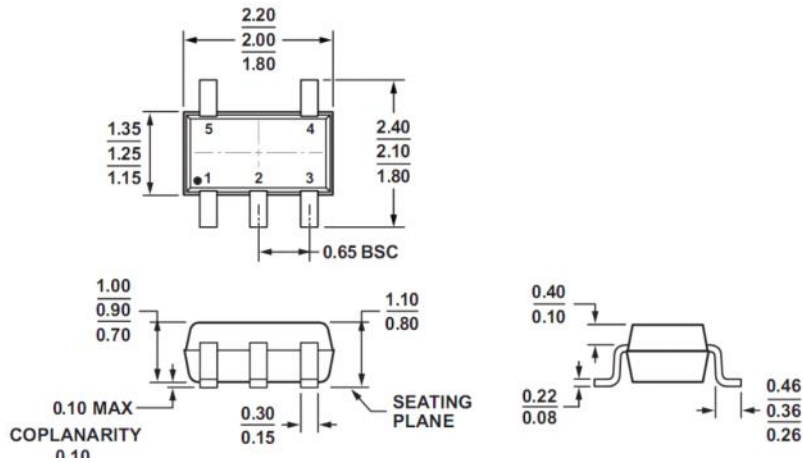
- 间距0.65mm，宽窄4.4mm，厚度不超过1.2mm

SOT-32封装



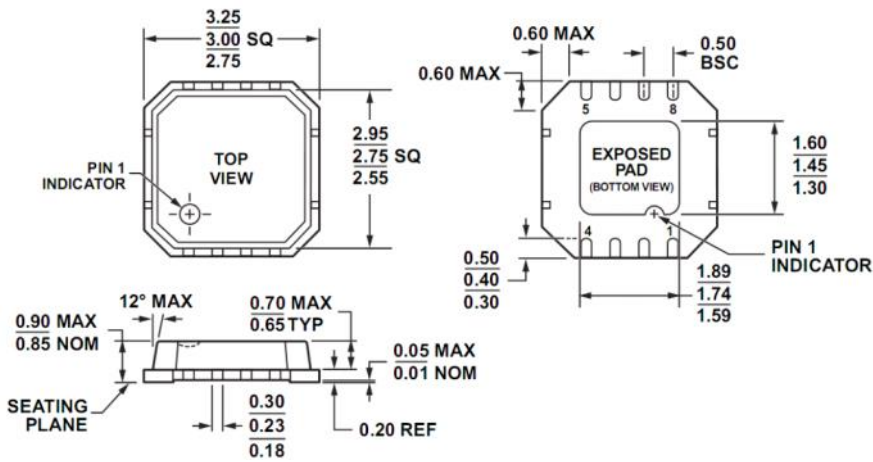
- 外形1.6mm×2.9mm
- 5、6管脚间距0.95mm，8管脚间距0.65mm

SC70封装



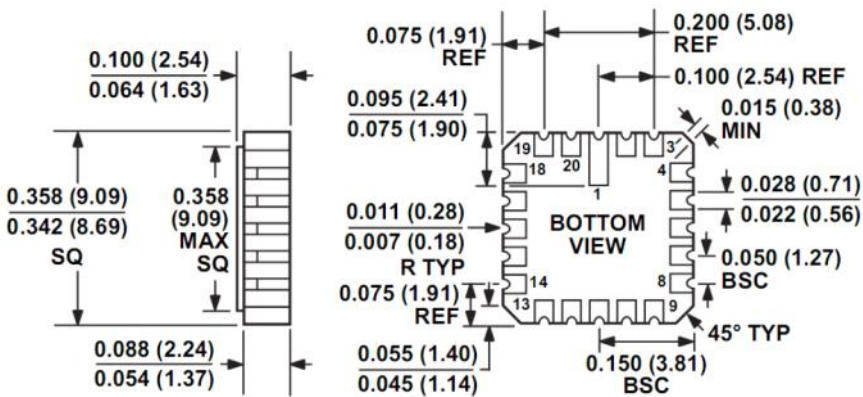
- 间距0.65mm，宽窄1.25mm
- 对于运放，有5脚、6脚两种

LFCSF封装



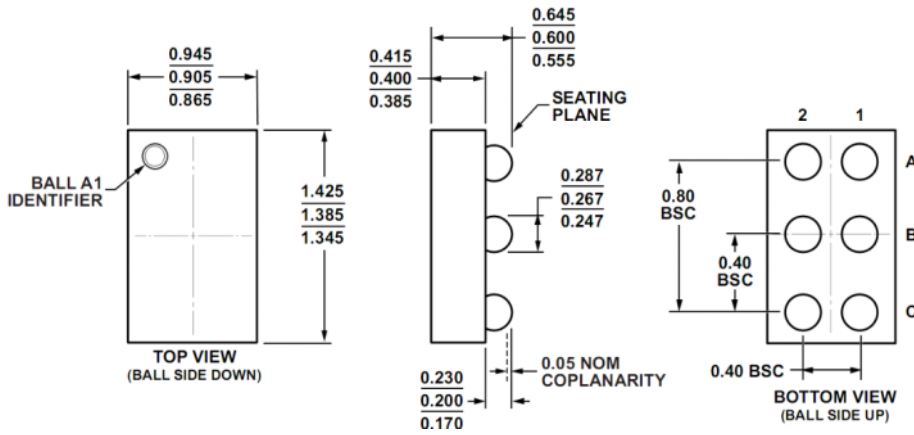
- 手工焊接非常麻烦
- 管脚间距0.5mm，且为内嵌

LCC封装



- 外形9mm×9mm
- 间距1.27mm
- 手工焊接比较麻烦

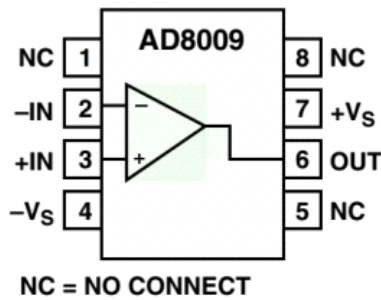
WLCSP封装



- 小巧精美，不易手工焊接
- 6脚间距0.4mm，8脚以上间距0.5mm

常用的管脚分布

8-Lead Plastic SOIC (R-8)



5-Lead SOT-23 (RT-5)

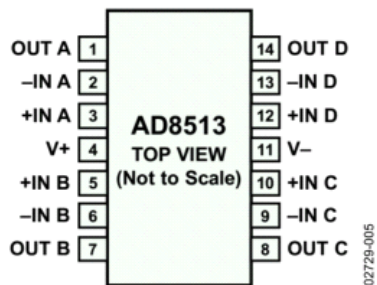
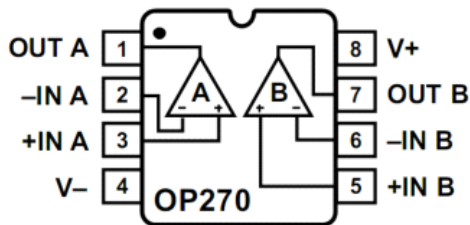
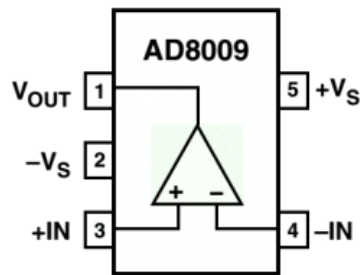


Figure 5. 14-Lead SOIC_N (R Suffix)

图 4-2 运放较为常见的 4 种管脚分布

特殊的管脚分布

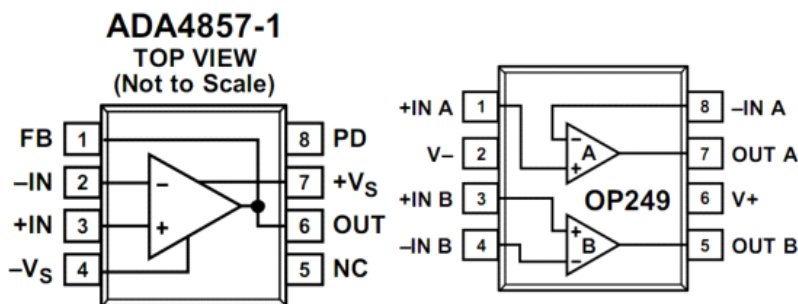


图 4-3 运放较为少见的两种管脚分布

具体的管脚分布还应注意查看相应的手册

供电和电源去耦

2016年8月9日 14:38

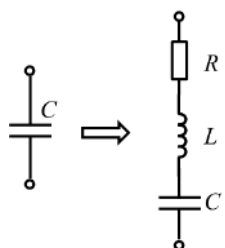
供电注意事项

1. 极性和大小
2. 如果芯片上有多个内部相通的电源脚，必须每个脚都接上，不要偷懒悬空
3. 电源对地配置电容
4. 必要时在电源流进芯片的路径中串联磁珠

电源对地配置电容

- 如果运放供电没有配置合适的电容，会出现性能指标严重下降等问题
- 分为两种——
 - 库电容
 - 百uF级别的电解电容
 - 作用：负载突然出现大电流输出时，电源一时无法提供相应的电流输出而造成电压跌落；库电容此时会释放内部电荷，补充电流输出，减小电源的输出压力，避免电压跌落
 - 设计：一般在电源进入电路板的入口处，离用电运放不能太远（小于10cm）
 - 旁路电容
 - 10uF~0.1uF~0.01uF的电容组
 - 作用：过滤高频噪声
 - 设计：在芯片电源管根部，形成一个低通滤波器
 - 原理：

□ 电容实际模型



- 低频段中，感抗和电阻较小；随着频率的升高，容抗下降，总阻抗下降至最低点；继续升高频率，感抗升高，总阻抗上升
- 一般认为总阻抗最低点为电容的等效串联电阻，理论上该频率为
$$f = \frac{1}{2\pi\sqrt{LC}}$$
- 不同类型、大小的电容的等效电感、等效电阻大小不同，其低阻抗覆盖频段都不同；一般认为，容值小的电容等效电感也比较小；因此可以采用电容并联的形式，扩大低阻抗频段
- 通常采用双电容，两者大小相差50~1000倍，大电容负责高频段、小电容负责低频段。

常见组合有10uF/0.1uF，4.7uF/0.01uF，10uF/0.01uF

- PCB布线注意事项

模拟电路设计的关键，重要而不复杂

- 流经原则：电源应先经过电容组再进入运放的电源脚
- 顺序原则：电源走线应先经过大电容，再经过小电容
- 就近原则：小电容应尽可能接近芯片电源脚根部，大电容也应尽可能靠近小电容；也可以在电源入端设计大电容，在各自的电源脚根部分别设计小电容
- 共地原则：两电容要共地，而且是共平面的地线，不跨层不跳线
- 电源走线要足够粗
- 不要节省电容，不让其他电路干涉电容布局
- 注意电解电容的极性和耐压性
- 根据噪声的分布选择电容组，大电容 $1\mu\text{F}\sim 10\mu\text{F}$ ，小电容 $0.01\mu\text{F}\sim 0.1\mu\text{F}$

不要忽视直流通路

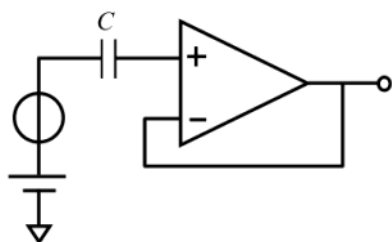
2016年8月9日 15:06

运放的入端是晶体管的基极或栅极，在完全浮空的情况下是不可能导通的，需要提供合适的直流通路；

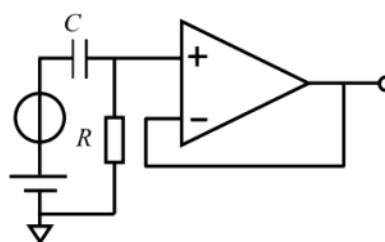
浮空源不能直接输入给运放，输入时应考虑如何提供直流通路

常见浮空源

1. 信号经过隔直电容



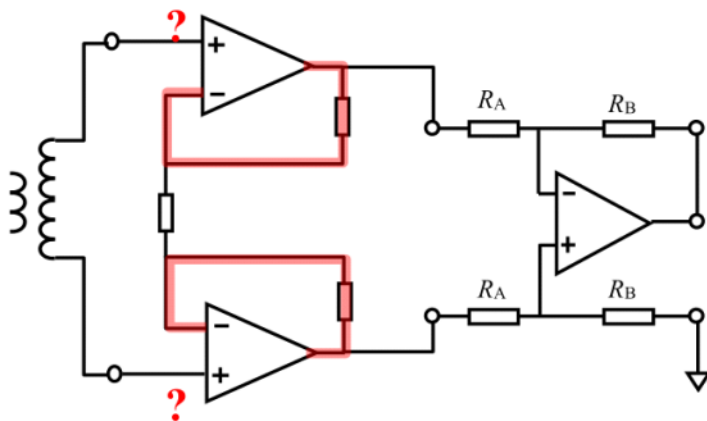
错误的接法



正确的接法

2. 浮空变压器的负边
3. 差分输出的无源传感器
4. 人体

仪用放大器不接受浮空输入



两反相端有直流通路，正相端为浮空，不可接受浮空输入；

改正方法：变压器负边中心点接地、接大电阻到地、接上拉电阻到VCC、接下拉电阻到地.....

差动放大器、全差分放大器可以接受浮空输入；

仪用、差动、全差分都能测量信号压差——

- 仪用不接受浮空输入，但是它输入阻抗极高，几乎不取用传感器的任何电流
- 但是仪用直接接受输入的电压，因此不能输入高电压；差动、全差输入电压都经过电阻分压，可以接受比较高的电压输入

自激振荡

2016年8月9日 16:02

低频运放一般不易自激振荡

原因：

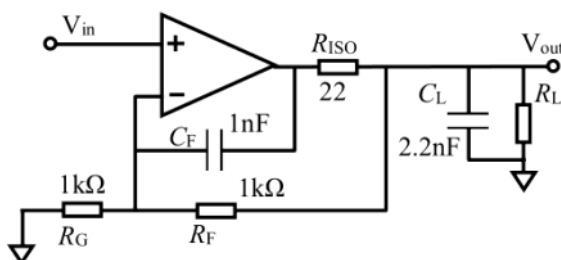
1. 闭环增益 $1/F$ 太小
有些运放不支持太小的电压放大倍数
2. 输出直接驱动大电容
要驱动大电容，可以选用驱动电容能力强的运放，或输出串联一个 $22\Omega\sim 100\Omega$ 的小隔离电阻，或采用专门电路
3. 引入杂散电容
反馈线路与地线太近，或使用杂散电容较大的直插式电阻，或反馈线路背面都大面积地层，或输出端接不合适的电缆

避免和消除

1. 目测或审查电路，观察有无明显的违规现象
2. 尝试更换电容驱动能力较强的运放
3. 如果断掉负载，自激振荡即消失，
可以考虑在负载和运放输出之间串联一个小电容，从 100Ω 试起，逐渐减小
4. 【最常见做法】在反馈电阻上并联小电容来消振
5. 重新设计电路板，大幅度降低杂散电容
6. 采取补偿的方式

驱动大电容

- 运放输出端不能驱动电容的原因：
运放输出阻抗和被驱动电容之间构成一个低通滤波器，闭环回路中可能产生最大 90° 的附加相移，而一般运放的相位裕度只有 50° 左右
- 使用驱动能力强的运放，甚至有能驱动任意容值电容的运放
- 典型的大电容驱动电路（ C_L 为被驱动电容）



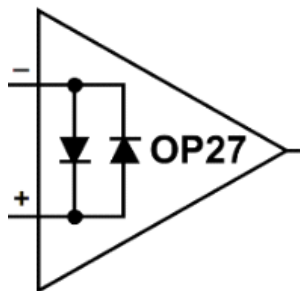
- 常用于低采样率ADC前端驱动、基准电压驱动
- R_G 存在时类似于同相臂力器；不存在时类似于电压跟随器

注意输入端保护

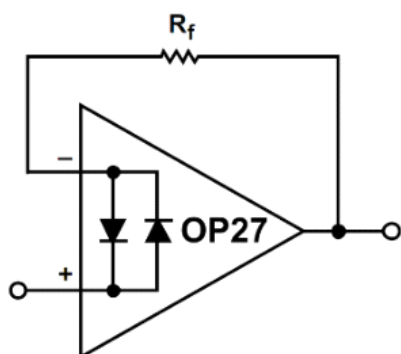
2016年8月9日 16:32

有的运放会在两输入端之间并联两只对称的二极管作为输入端的保护二极管，有的运放还会在保护二极管前面再串联一个电阻

对于无保护二极管和保护二极管加电阻的运放无需特别注意什么，但是对于只有保护二极管的运放需要注意：



1. 尽量不要作为比较器使用（况且运放作为比较器使用性能比较差）
2. 作电压跟随器使用时，必须在反馈支路中串联保护电阻 R_f



- 如果输出端直接接在反相输入端，如果输入一个阶跃信号，那么二极管会被打通，以一个低阻的阶跃信号直接加载到输出端，而输出端受运放压摆率影响，处于缓慢的爬坡状态。这一瞬间输入、输出端形成的压差会出现大电流灌入运放输出端，运放由于无法处理而进入过流保护状态，等待输出上升到合适的位置才恢复到正常状态，致使输出一个奇怪的波形并且引入奇异的高次谐波
- 串联保护电阻之后，减小灌电流使得运放有能力处理这个小电流而不会进入过流保护状态
- 电阻也不宜过大
运放输入端存在一定的输入电容，和保护电阻组成一个低通滤波器，引起相位裕度明显下降，会显著降低跟随器的稳定性。如果无法避免这个问题，可以考虑在反馈电阻上并联小电容，抵抗相位的滞后

带宽计算

2016年8月9日 16:50

传统估算公式

- 大多数运放手册都会给出传统的估算公式
- $GBW > (10 \sim 100) \times f_{hf} \times A_F = H \times f_{hf} \times A_F$

其中H为保险系数，数值越大越能满足要求

- 但是，这个公式是不准确的；
它依赖于公式——

$$\dot{A}_F = \frac{\dot{A}_{uo}}{1 + \dot{A}_{uo}\dot{F}}$$

开环增益无穷大时，闭环增益逼近1/F；

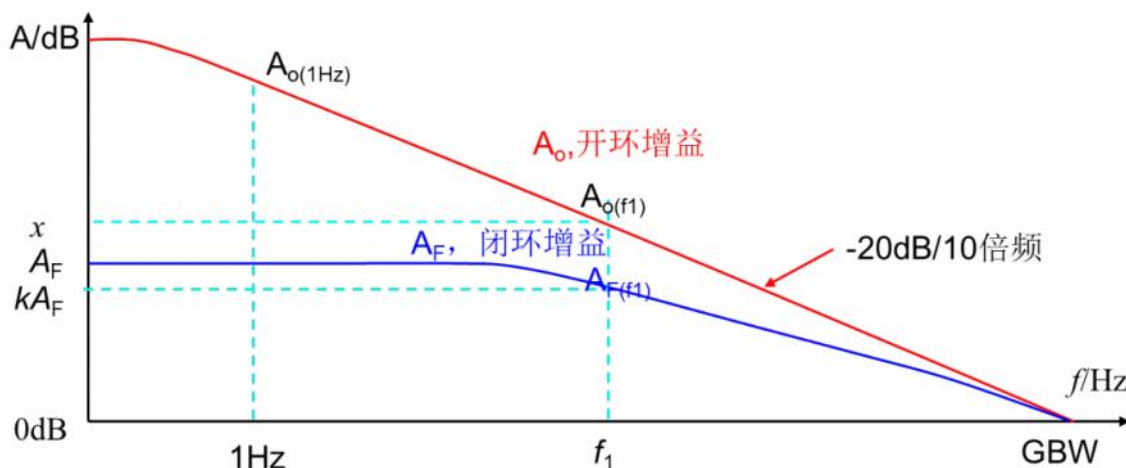
上限截止频率处，当开环增益为期望闭环增益的H倍，且H远大于1时，两者误差约为1/H；

为了使误差尽可能小，H常常取10~100，使误差为0.01~0.1；

然而，这只是实数运算的结果，对于复数运算可能会出现很大的不同

关于增益带宽积的完整要求

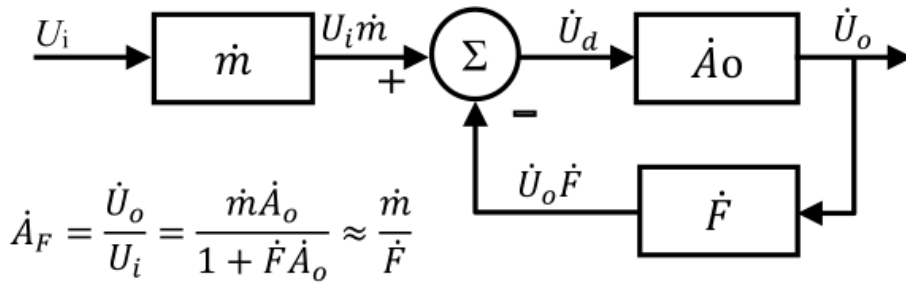
- 举个例子，要求放大电路**增益10，带宽20kHz，通带内增益误差小于0.5dB**——



- 增益10，即闭环增益 $A_F=10$
- 带宽20kHz，即 $f_1=20\text{kHz}$
- 通带内增益误差小于0.5dB，即 f_1 处的闭环增益下降小于0.5dB
- $\frac{A_F(f_1)}{A_F} < -0.5\text{dB} = 10^{\frac{-0.5}{20}} = 0.944$
即可知 $k > 0.944$
- 于是我们需要求解 f_1 和 $A_o(f_1)$ 进而得到带宽积

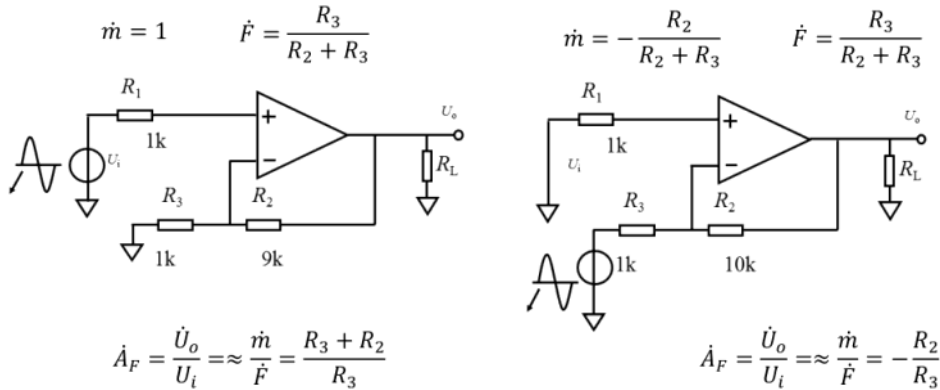
闭环增益表达式

- 比较完整的负反馈方框图



此处的闭环增益表达式多了一个衰减系数m，能较为全面地包容几乎所有运放

- 同相比例放大器、反相比例放大器分析



- 新的负反馈增益公式

$$|A_F(f_1)| = \left| \frac{\dot{m}(f_1) \dot{A}_o(f_1)}{1 + \dot{F}(f_1) \dot{A}_o(f_1)} \right| = k \left| \frac{\dot{m}}{\dot{F}} \right|$$

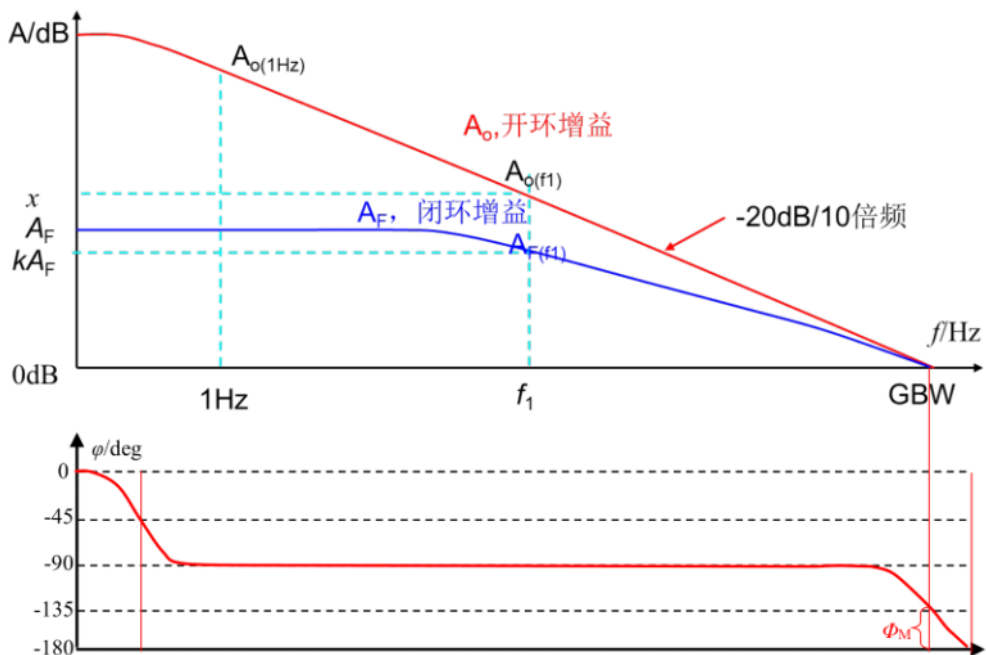
一般衰减系数、反馈系数都是由电阻分压构成，所以在频率不太高的情况下m和k可以视为实数，即有

$$\left| \frac{m \dot{A}_o(f_1)}{1 + F \dot{A}_o(f_1)} \right| = k \frac{m}{F}$$

此时虽然k, m, F已知，但是涉及到复数，包含虚部和实部，故仍是一个无解的方程；

- 开环增益 $A_o(f_1)$ 的规律：截止频率 f_1 附近增益表达式都具有 90° 相移

理由如下——



- i. 多数运放第一极点都在很低的频率处（几Hz或0.几Hz），此处有 -45° 相移，并开始进入 $-20\text{dB}/\text{dec}$ 阶段；频率上升到第一极点频率的10倍左右时，相移非常接近 -90°

ii. -90° 相移的区间将持续到GBW附近才会产生 -130° 左右的相移（运放的相位裕度一般为 50° 左右）

- 既然 $A_o(f_1)$ 相移 90° ，那么其实部就为0，此时新的负反馈增益表达式只有一个变量，可解；

于是可以推导出下列关系——

$$\begin{cases} \text{GBW} > H_{new} \times f_1 \times \frac{1}{F} \\ H_{new} = \frac{k}{\sqrt{1-k^2}} \end{cases}$$

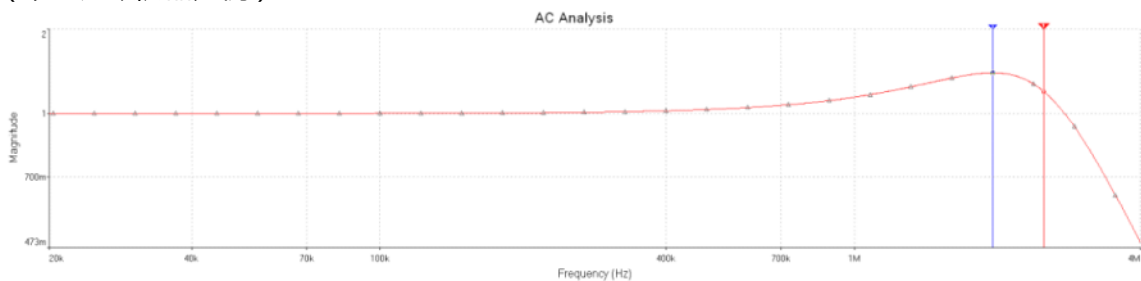
这与传统估算公式类似，但是此处的H可由参数k准确的确定

闭环增益曲线隆起

开环增益是随着频率的升高而减小的；

但闭环增益不一定，有时候会出现隆起，也即出现随频率的升高而增加的情况——

（以电压跟随器为例）



- 电压跟随器的闭环增益表达式为

$$\dot{A}_F = \frac{\dot{U}_o}{U_i} = \frac{\dot{A}_o}{1 + \dot{A}_o}$$

- 式中 A_o 为复数，所以有可能出现 A_o 的模小于 $1+A_o$ 的模，使得 A_F 的模大于1；
- 可以推导出，当跟随器开环特性满足下列情况时会出现隆起——

$$|\dot{A}_o| \sin(-90^\circ - \varphi_o) > 0.5$$

（其中 A_o 和 φ_o 是同一频率下的开环增益，以及相移大小）

漂亮的布线是成败的关键

2016年8月10日 21:57

基础知识

- 100mil=2.54mm
- 一般印制板的覆铜厚度为0.5~1盎司（约36um）
- 走线电阻

$$R = 22 \cdot \frac{L(m)}{d(mm)^2} m\Omega$$

（L为长度，d为宽度，取厚度为36um）

1cm长10mil宽的走线约为19mΩ电阻走线

【当流过较大电流或精确测量中该电阻不可忽略】

- 走线电感

$$L_T = 0.2L \left(\ln \left(\frac{2L}{W+H} \right) + 0.2235 \left(\frac{W+H}{L} \right) + 0.5 \right) \mu H$$

（L为长度，W为宽度，H为厚度）

规律：长度越长、宽度越小，电感越大

- 走线与地层间电容

走线的另一层有大面积地层，

$$C = 0.00885 \frac{E_r A}{d} (pF)$$

（ E_r 为介电常数，常见PCB板为4.7；A为走线面积；d为PCB板材厚度）

规律：走线越粗，电容值越大

【高速运放中，反馈线往往要考虑这一杂散电容，可以考虑将这根线背面的地层挖空】

布局原则——近、顺

- 近
在满足散热、安装等位置必须要求的情况下，元器件间的距离尽可能的靠近；
优点：一方面减小信号的传输距离（高频信号传输中尤其重要），另一方面节省了面积；
缺点：布线难度增加；某些线、节点过于靠近可能引入较大的杂散电容
- 顺
信号走向比较顺畅，避免信号来回绕线

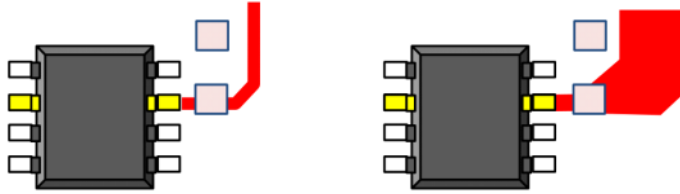
走线原则——短、粗、远、滑

- 短
信号线越短越好；
短线电阻、电感、电容都比较小；
- 粗
一般线越粗，电阻越小；

电源线一般越粗越好；

信号线不能一味的追求粗（一般10mil为宜）——

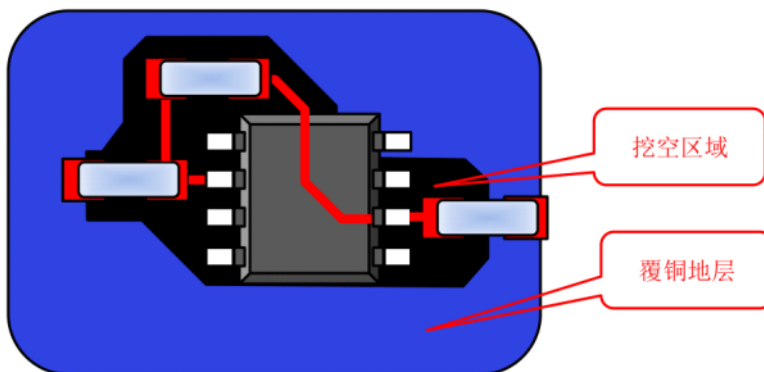
- i. 可能带来更大的对地电容
 - ii. 可能挤压其他线路的布线
 - iii. 一般信号不会通过大电流，降低电阻意义不大
- 管脚宽度一定，走线加粗是否有意义？
- 有！左图是错误的，右图的走线才是正确的做法；



- i. 当运放需要较大供电电流且要求电源稳定性极高时，任何降低电阻、电抗的努力都是有意义的，而且总的阻抗来自微弱阻抗的串联，电源线进入前降低阻抗也有有作用的
 - ii. 虽然管脚宽度比较小，但是由于焊料的堆积，其厚度往往为走线的10倍以上
- 远
关键信号线离其他节点越远，造成的电容越小，互相干扰越小；
一方面在同层线路中要远离覆铜区域，
另一方面在背面线路中要远离地层和其他线路；
【两条信号线持续平行行走，就加大了它们耦合的概率】
 - 滑
走线转弯要平滑，避免锐角，减少直角

反馈支路——背面挖空

高速运放的反馈支路布线，线路背面的地层铜必须挖空



避免自动覆铜

1. 不易实现反馈支路背面挖空的操作
2. 很容易造成“孤岛地”

孤岛地，就是一块比较大的区域，与真正的地之间用细线连接。特别当这根细线上有较大的电流时，这块“地”不再是真正的零电位

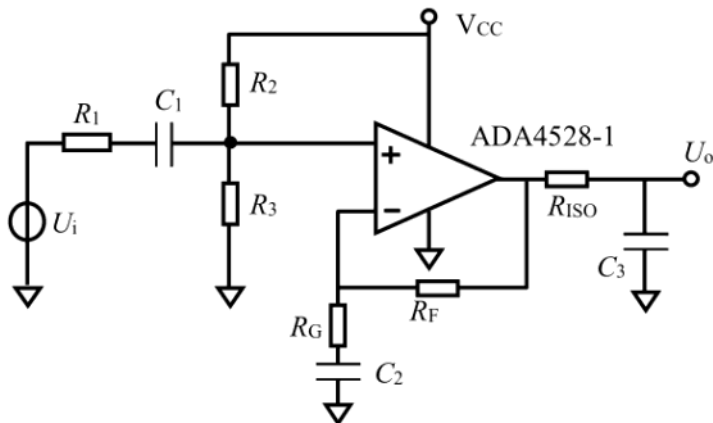
单电源线性变换电路

2016年8月11日 12:33

以下围绕 $y=kx+b$ 说明

交流耦合~~

同相电路一



- 电平移位

VCC经过 R_2 、 R_3 分压得到一个直流信号，再加上 C_1 的隔置电容；

运放正相端是由一个交流信号加载在直流偏置信号上得到；

而 C_2 在直流下断开，相当于 R_G 无效，所以直流偏置信号输出直接经过 R_F 反馈到反相端，相当于跟随器；

交流下短路，此时交流信号被放大；

最终输出为一个不放大的直流偏置信号 + 一个放大的交流信号

- 放大和滤波

R_1 用于衰减，衰减比率为——

$$A_1 = \frac{R_2 \parallel R_3}{R_1 + R_2 \parallel R_3}$$

R_2 、 R_3 、 C_1 构成高通滤波器，截止频率为——

$$f_{l1} = \frac{1}{2\pi(R_1 + R_2 \parallel R_3)C_1}$$

R_G 、 C_2 构成低通滤波器，存在直流、交流的交界频率（截至频率）——

$$f_{l2} = \frac{1}{2\pi R_G C_2}$$

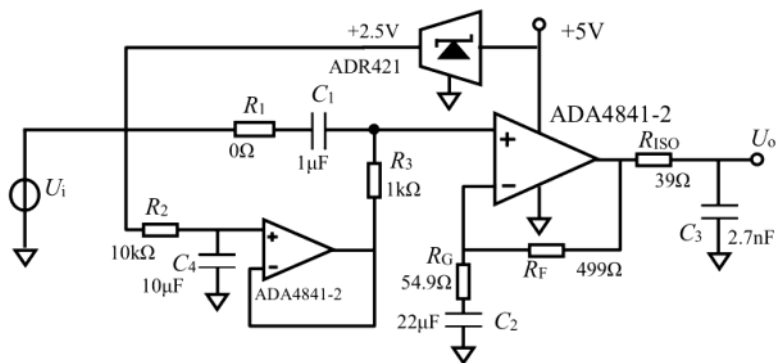
为确保通带内增益平坦性，必须保证 $f_{l2} \ll f_{l1}$ ；

R_{ISO} 、 C_3 构成低通滤波器，为后级ADC输入服务

- 缺陷

- 电源噪声或纹波，通过分压电阻进入信号链路，造成污染
- 静默电位难以准确设置
- 分压电阻上消耗不小的静态电流

同相电路二



- 电平移位
 - ADR421为低噪声2.5V电压基准源，用于得到低噪声的基准电压
 - R_2 、 C_4 构成低通滤波器，进一步减噪
 - 电压跟随器用于提供较强的驱动能力
 - R_3 、 C_1 构成低通滤波器，使信号耦合进入运放

同相电路三

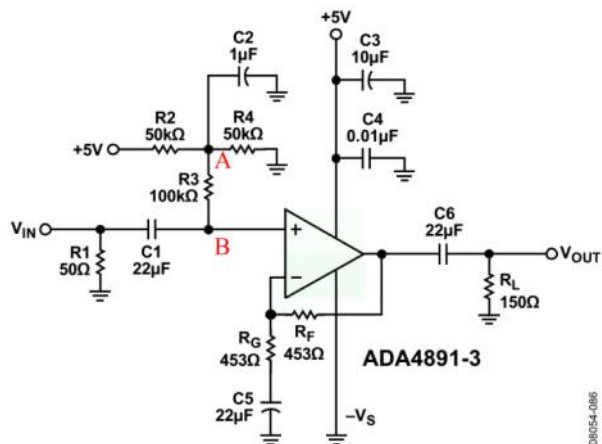
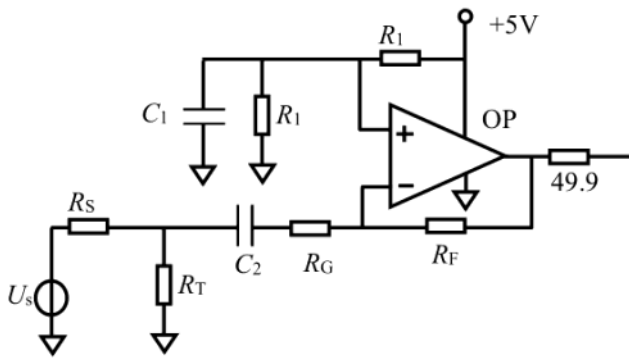


Figure 61. Single-Supply Video Driver Schematic

- 电平移位
 - R_2 、 R_4 对VCC进行分压；
 - C_2 对A点电压进行噪声过滤，得到比较稳定的基准电压；
 - R_3 、 C_1 构成低通滤波器，使信号耦合进入运放
- 输出高通滤波
 - C_6 用于隔直，只保留交流信号（该电路用于视频信号传递）

反相电路

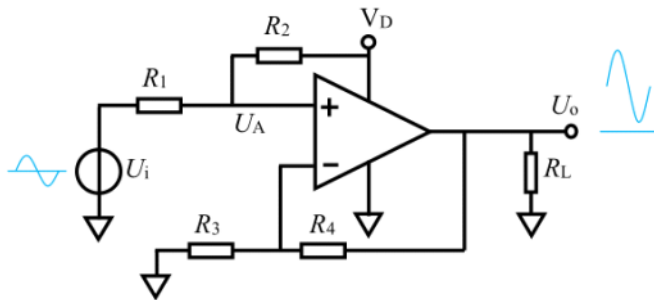


- 两个 R_1 用于电平移位, C_1 用于减噪, C_2 隔直, 使得对于直流信号电压跟随
- 交流信号被放大
 $R_T//R_G$ 与信号源内阻 R_S 实现阻抗匹配;
- 49.9Ω 电阻是为了后级传输电缆实现阻抗匹配

直流耦合~~

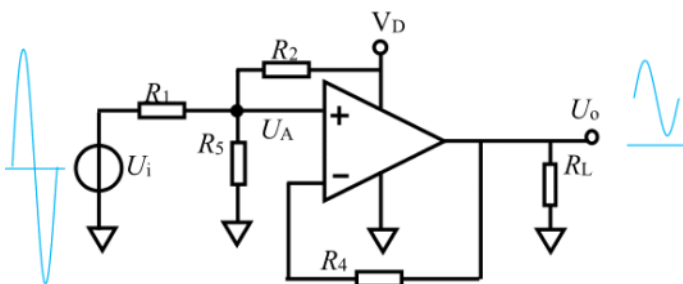
没有下限截止频率, 但是设计复杂, 需要大量计算

同相、增益大于等于0.5



- 直流分量
 U_i 相当于0, V_D 经过 R_1 、 R_2 分压 $R_1/(R_1+R_2)$ 后输入同相端, 由 R_3 、 R_4 构成一定增益 $(R_3+R_4)/R_3$ 放大输出
- 交流分量
 V_D 相当于接地, U_i 经过 R_1 、 R_2 分压 $R_2/(R_1+R_2)$ 后输入同相端, 由 R_3 、 R_4 构成一定增益 $(R_3+R_4)/R_3$ 放大输出
- 确保外部电阻的对称性
 应使 $R_1//R_2 = R_3//R_4$

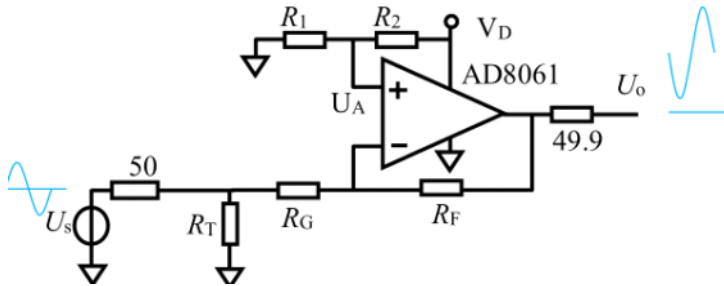
同相、增益小于0.5



- R_3 去掉, 改为跟随器
- 增加 R_5 , 增加衰减环节

- R_4 是否有需要？
 - a. 计算偏置电流在输出引起的失调电压（偏置电流 * 外部电阻），如果不远小于运放本身的失调电压，那么 R_4 是有必要的
 - b. 查阅数据手册，如果明显指明有输入端保护， R_4 则有必要；如果没有明显指出，则查看极限参数，输入差模电压不大，那么说明没有输入端保护

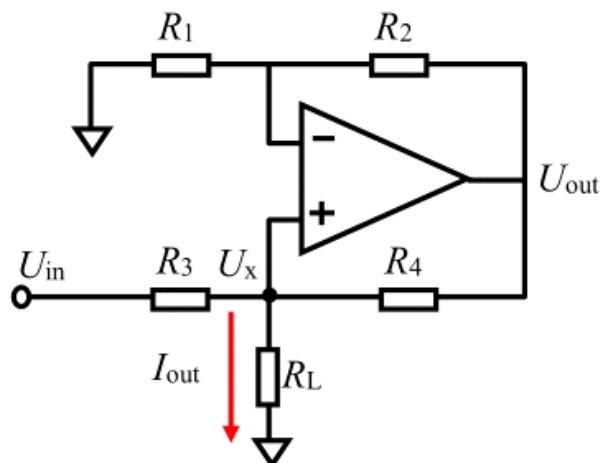
反相



电流源电路

2016年8月11日 23:01

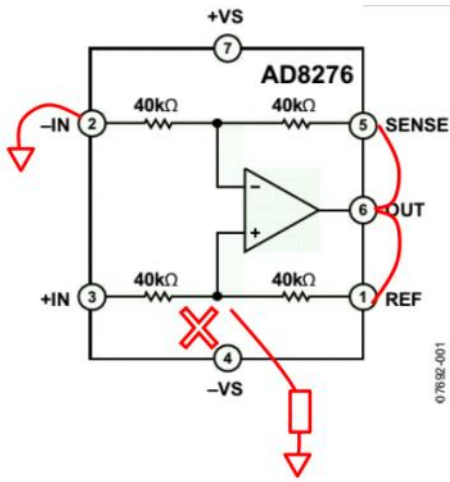
Howland电流源



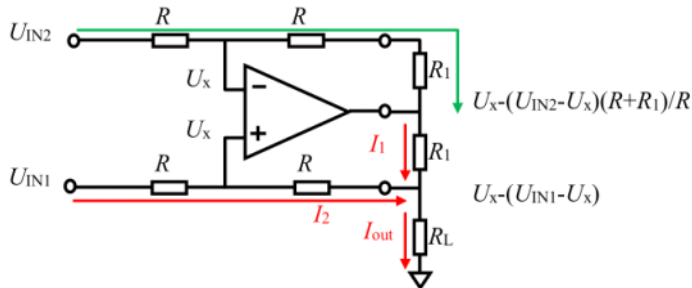
- 同时存在正反馈和负反馈
但一般情况下，Howland电流源选择 $R_1=R_2=R_3=R_4$ ，此时负反馈系数比较大，可以按负反馈来分析电路
- 利用虚短、虚断、负反馈可以推导出——
$$I_{out} = \frac{U_x}{R_L} = \frac{U_{in}}{R_3}$$
与负载电阻无关
- 缺陷
 - a. 稳定性问题。特别是负载去掉后，运放就进入饱和状态
 - b. 电流限制问题。负载电流只来源于输入电压源和运放输出，无法提供比较大的电流
 - c. 效率问题。标准电路中输出电压是负载电压的两倍，效率不高
 - d. 运放偏置电流问题。上述推导结果不考虑偏置电流，如果考虑进偏置电流，负载电流的准确性并不高
 - e. 四个电阻难以做到完全相等

改进——用差动放大器实现的电流源

- 差动放大器内部有四个精密调节的电阻；
但是放大器中接负载的节点却没有引出来——



• 实际改造电路——

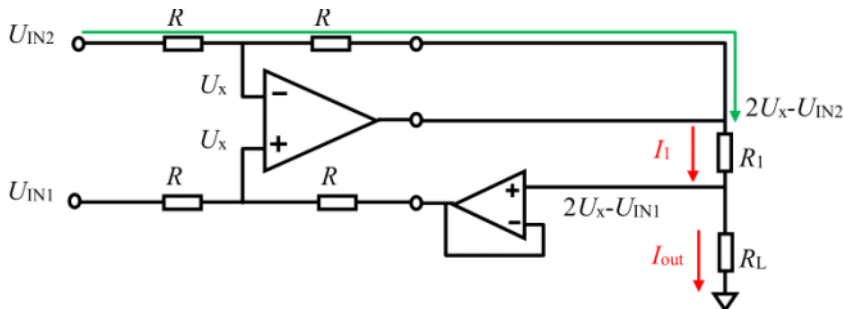


• 可推导得出 $I_{out} = (U_{IN1} - U_{IN2}) / (R // R_1)$

• 优缺点

- a. 只克服了Howland中的电阻匹配问题
- b. 当 $R_1 \ll R$ 时，电路对于 R_1 的一致性要求不高，无需担心电阻匹配的问题
- c. 输出电流的准确性几乎唯一取决于紧挨 R_L 的那一个 R_1

进一步改进

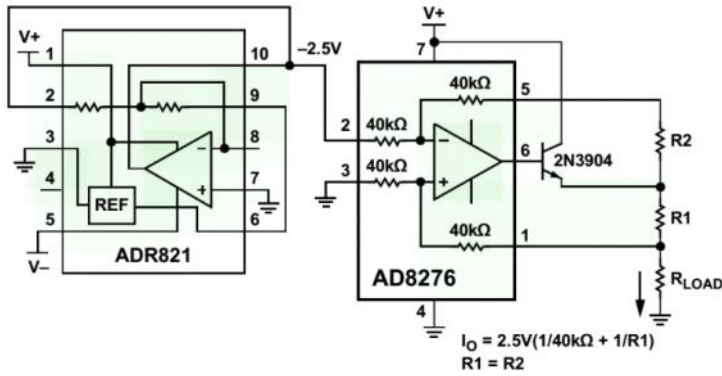


• 增加一个电压跟随器，此时只需要一个 R_1

$$I_{out} = \frac{U_{IN1} - U_{IN2}}{R_1}$$

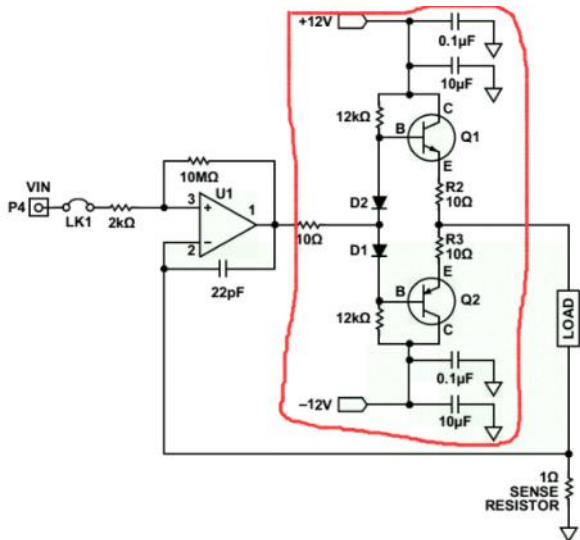
• 但是大部分问题依旧存在

晶体管扩流实现输出较大的电流源



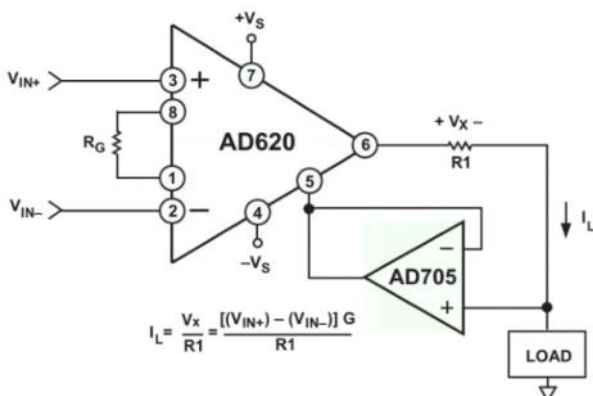
- ADR821为-2.5V基准电压源
- AD8276为差动放大器
- 晶体管构成射极跟随器，达到扩流的目的

以 R_{SENSE} 为核心的电流源



- 红框部分为提高输出电流的标准驱动电路；
- U1的作用相当于一个电压跟随器
- 右下角的 $1\Omega R_{SENSE}$ 为该电路的核心， $U_{RSENSE}=U_{out}=VIN$
- 该电路最大的可能问题是稳定性，为了避免振荡，跟随器的 $22pF$ 电容起了关键作用
- 跟随器的 $2k\Omega$ 、 $10M\Omega$ 电阻作用未知

仪用放大器实现的电流源



- 仪用放大器+运放实现低电流输出的精密电流源

仪表放大器的标准输出表达式为

$$V_6 = V_5 + G(V_{IN+} - V_{IN-})$$

- 而输出电流为

$$I_L = \frac{V_6 - V_5}{R_1} = \frac{G(V_{IN+} - V_{IN-})}{R_1}$$

- 该电路难以通过增加晶体管来提高电流输出，因此只适合于低电流输出的场合

电流检测

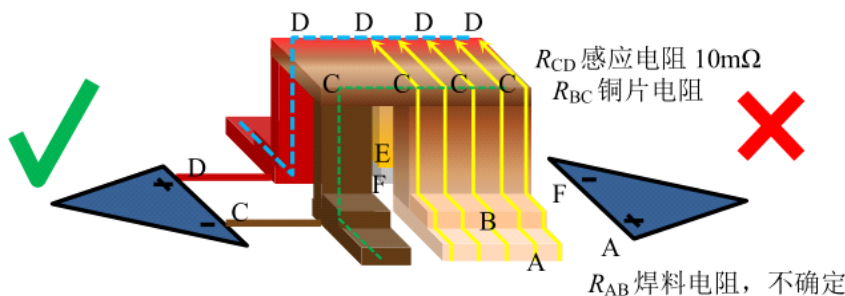
2016年8月15日 17:20

基本方法

- 常见的有霍尔传感器、罗氏线圈、电流互感器、光纤电流传感器、磁通门、分流电阻等
- 电流互感器和罗氏线圈只适用于交流电流检测
- 检测较大交流/直流电流——霍尔传感器
- 小电流、频率范围广——分流电阻

分流电阻（感应电阻）

- 通常电阻比较小（ $1\sim 100\text{m}\Omega$ ），串联在被测支路中，通过测量电阻上的电压来表征支路电流
- 普通的2触点电阻不适合作为分流电阻
电阻本身很小，所以焊料电阻不可忽略，这给电流的测量带来比较大的麻烦
- 分流电阻采用4触点的设计



AB为焊料，BC为阻值很小的铜片电阻，CD为实际有效的电阻；

4触点分为两组，宽焊点用于流过被测电流，窄焊点用于引出电阻两端为放大器提供压降；

触点被分为两组，窄焊点的焊料电阻小得多，因此引出的压降几乎就是CD间的压降；

放大器输入阻抗很高，因此电阻上几乎不会产生横向电流

- 但是多数分流电阻有 $0.5\text{nH}\sim 5\text{nH}$ 的串联等效电感，当被测电流频率很高时不可忽略（ 1nH 在 1MHz 下存在 $6.28\text{m}\Omega$ 的电感）

高侧测量 & 低侧测量

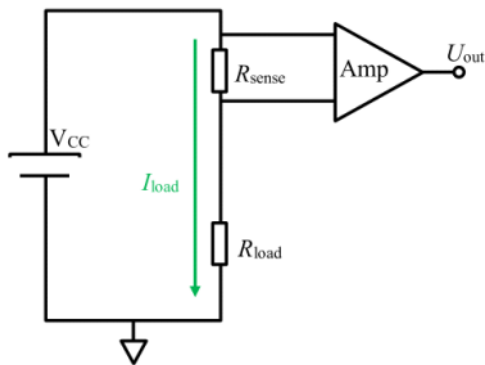


图 5-11a 高侧(High side)电流检测

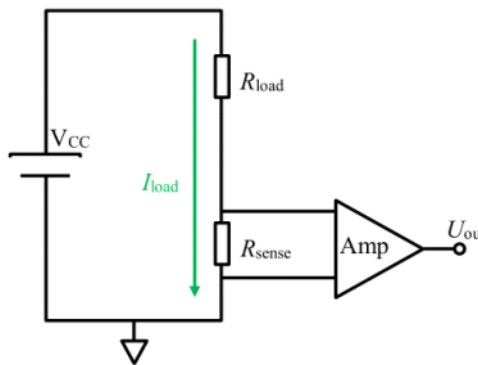


图 5-11b 低侧(Low side)电流检测

- 高侧测量

保证了负载具有稳定的GND，但是感应电阻两端处于高电位，测量的运放必须承受较高的共

模电压（多数运放无法直接承受），从中提取出较小的差模电压

- 通常会采用差动放大器

其输入信号经过分压电阻衰减后再加载到运放的输入上，因此可以承受比较大共模电压的信号；

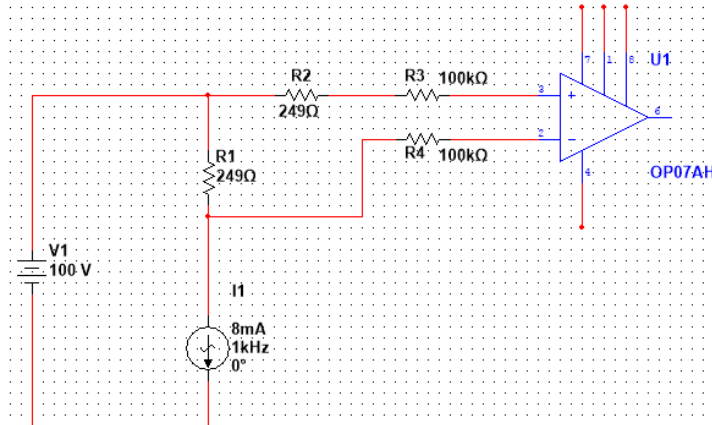
如AD628可承载110V共模电压，但是差模也跟着衰减10倍；

AD629可承载280V共模电压，切差模不衰减；

AD8479可承载600V共模电压.....

- 同时感应电阻的阻值也会选的大一些

当感应电阻比较大的时候，需要在电阻的高位端（运放的同相端）附加一个同阻值的电阻以平衡正负输入；如图（运放的输出、供电连接省略）



- 低侧测量

不存在运放承受高共模电压，但是负载一端不稳。特别是对处理器、精密测量的模拟电路来说，GND的稳定性是非常重要的

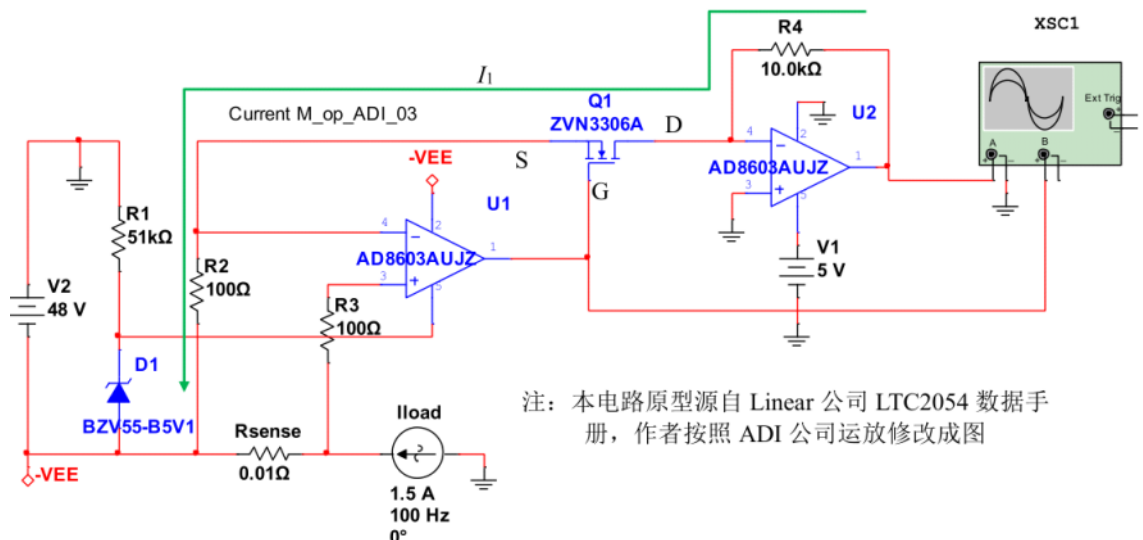
- 多数情况下更注重负载的正常工作而选择高侧测量，除非能够确保负载的正常工作（如点亮灯泡），否则不会选择低侧测量

专门的电流检测放大器

- 通常为高侧测量放大器，可承载远高于供电电压的共模电压，且能对差模电压实施有效的放大，都有比较高的共模抑制比；有的还能实现双向电流检测

- 两种大致的设计思路

- 利用晶体管较高的CE耐压，实施高压侧、低压侧的隔离（如图Q1）



注：本电路原型源自 Linear 公司 LTC2054 数据手册，作者按照 ADI 公司运放修改成图

- 利用分压电阻降低内部运放输入脚的共模电压；
利用负反馈给差模信号提供比较高的增益

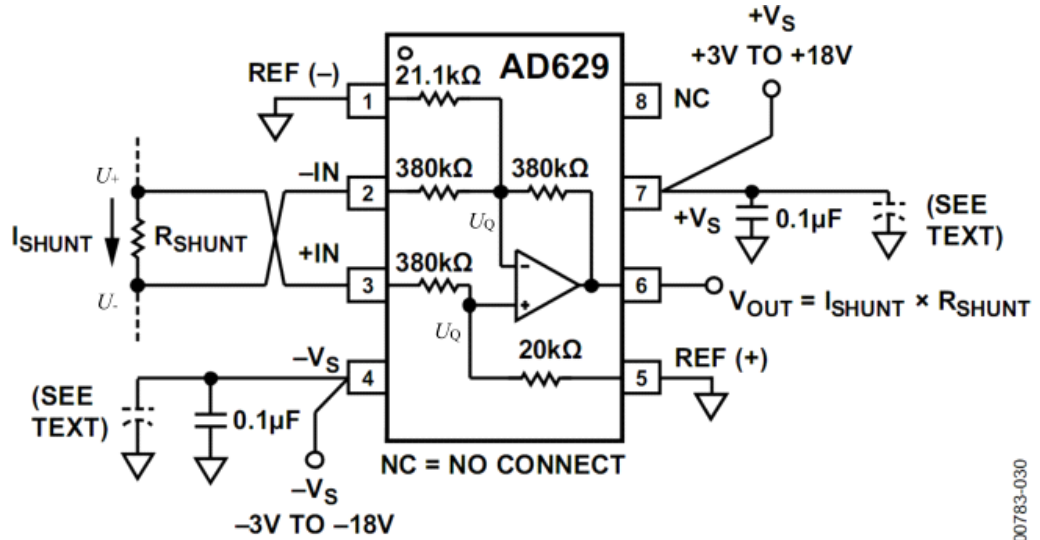


Figure 32. Basic Connections

分析如下：

$$U_Q = U_+ \frac{20k\Omega}{380k\Omega + 20k\Omega} = 0.05U_+$$

$$\frac{U_- - U_Q}{380k\Omega} = \frac{U_Q}{R_x} + \frac{U_Q - U_O}{380k\Omega}$$

解上述方程，可得

$$R_x U_- - R_x U_Q = 380k\Omega \times U_Q + R_x U_Q - R_x U_O$$

$$U_O = \frac{380k\Omega + 2R_x}{R_x} \times 0.05U_+ - U_-$$

要消除共模，必须使得前一项系数为1，可解出 $R_x = 21.1111k\Omega$ 。AD629 数据手册上标注的电阻值为 $21.1k\Omega$ ，我估计内部也是按照 $21.1111\cdots k\Omega$ 制作的。

00783-030

单端转差分电路

2016年8月16日 14:34

单端信号：一端接地，另一端的电压表征信号

差分信号：两端都不接地，其电位差表征信号

差分信号

优点：传递过程中有效抵抗外部共模干扰，抑制偶次谐波失真，扩大动态范围，适合精密信号处理与采集；

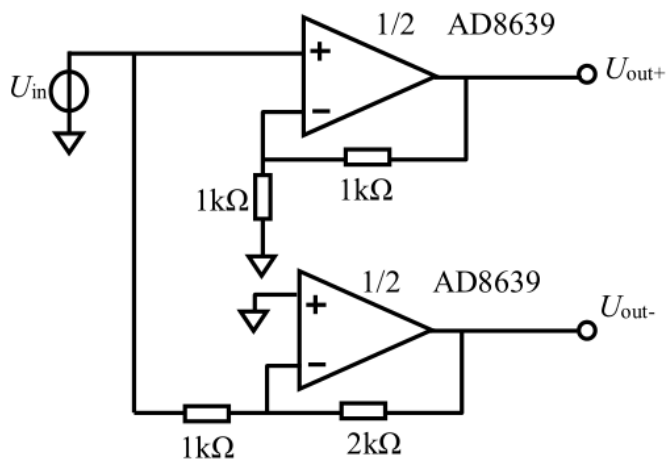
缺点：电路复杂

单端转差分的三种方法

1. 基本电路
2. 交叉反馈电路
3. 全差分运算放大器

基本电路——相同比例的同相比例器和反相比例器

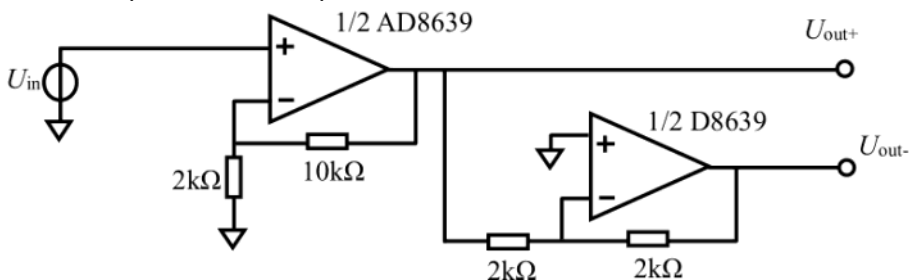
- 并联形式



受反相比例器影响，对 U_{in} 来说输入阻抗比较小；

但信号延迟特性比较好~

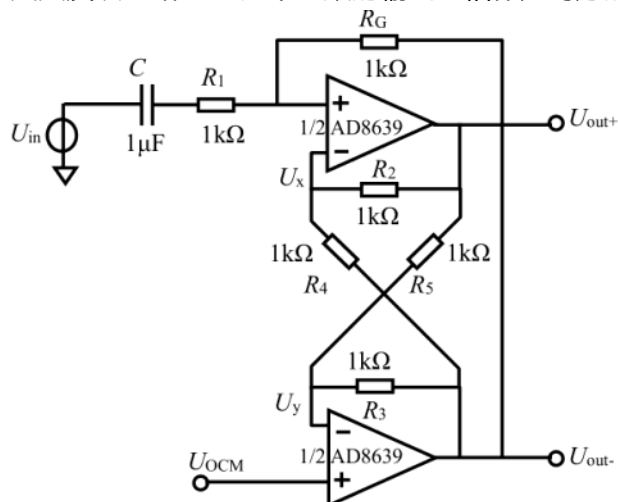
- 串联形式（先同相后反相）



输入阻抗可以做的很大；

但是信号延迟特性比较差

交叉反馈电路——两个运放的输出互相作为对方的输入



• 优点

- U_{OCM} 可以实现电平移位
可作为ADC的前端驱动电路，将 U_{OCM} 设置在ADC输入范围的中间点，以最大限度发挥ADC的输入范围
- 可由单一电阻调节增益，高通截止频率可调
增益为 R_G/R_1 ，截止角频率为 $1/R_1C$
- 可使用单电源供电

• 缺点

- 无法应对低频输入
- 两运放输出端的同步性不佳

全差分运放和变压器驱动

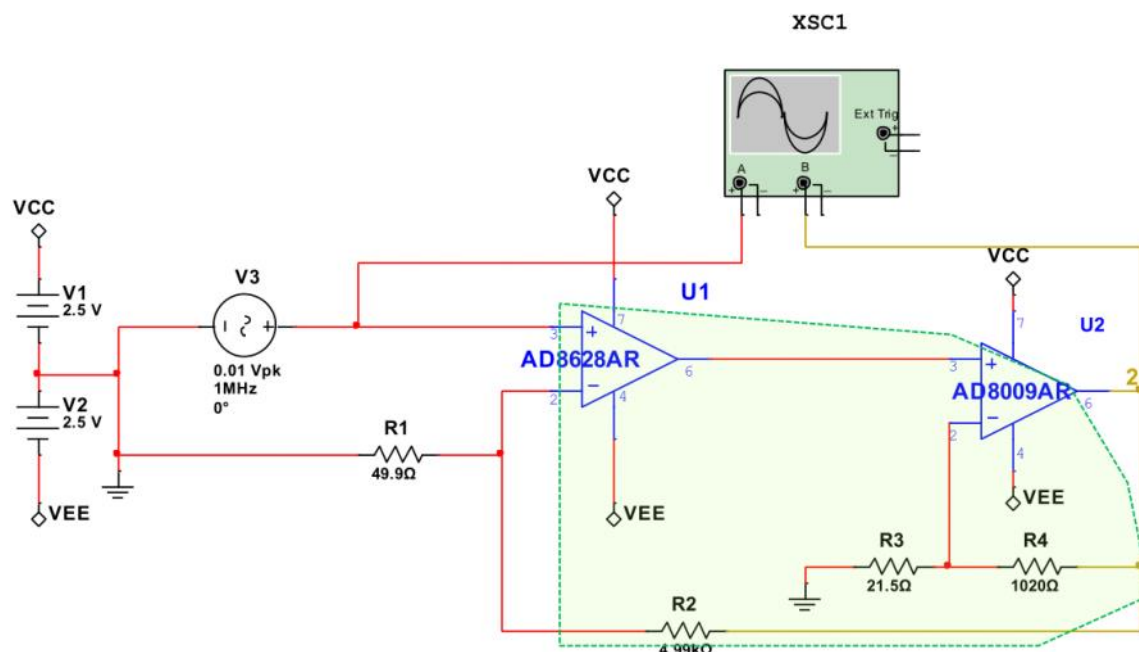
..... (见第三章全差分运放)

复合放大电路

2016年8月16日 21:13

复合放大电路一般由两种不同的特殊运放组合而成，兼具两者的优点；

串联型——放大器前后串联，通过电阻电容构成反馈



- 由两个运放串联，形成一个大闭环反馈网络；
输入级运放提供高性能输入指标（失调电压、偏置电流、输入范围）；
输出级运放提供高速、大输出电流、高压、高压摆率等输出指标
- 输入级输出直接作为输出级的输入；
输出级形成小的闭环反馈，提高输入级增益带宽积；
整体形成一个大闭环反馈
- 输出级具有比较大的增益的同时，不能引入过大的附加相移；
否则复合电路的开环相移将大幅度增加，使相位裕度大幅下降
- 缺点
该电路看起来两个放大器无主次之分，但实际上输入级的精密放大器为主放大器，整体相当于一个被提升带宽的精密放大器；
复合电路顶多能把精密放大器的带宽提升几百倍

并联型——反馈回路存在放大器

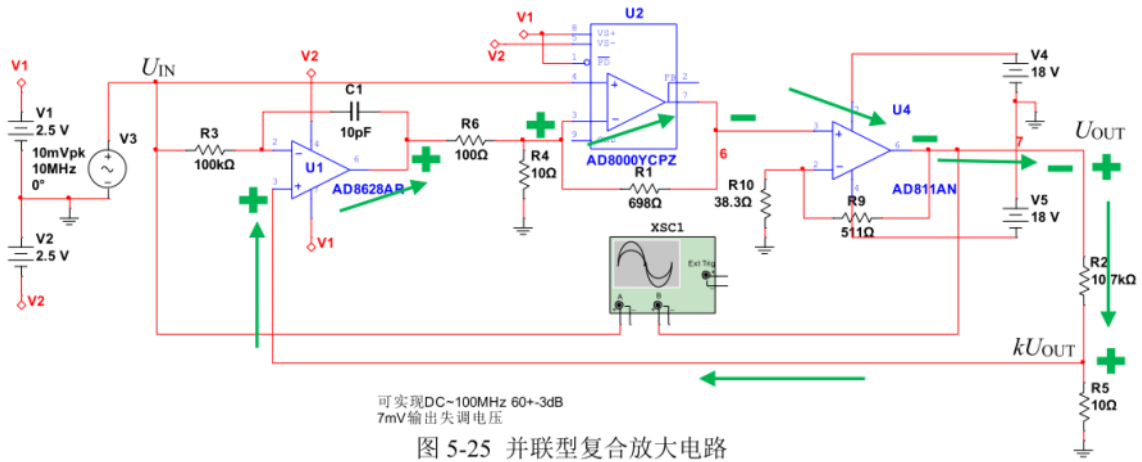


图 5-25 并联型复合放大电路

- 以一个或多个高速放大器为核心进行高频信号放大，以一个辅助放大器（如图AD8628）并联在信号链旁，通过负反馈，迫使输出失调电压维持在0V附近，达到降低输出失调的目的
- 该复合电路增益带宽积完全取决于高速放大器，可以做到几十GHz以上，且可以有效降低输出失调电压；但是，对其他输入特性毫无改善！！
- AD8000、AD811构成主放大电路
前者71倍同相比例放大，其供电电压只有±2.5V，输出也相对比较小；
后者14倍同相比例放大，其供电电压为±18V，是为了提供比较大的输出电压；
两者共同实现约1010倍的增益，输出失调非常明显（超过1V）

- AD8628构成积分器

其输出经过R6接入主放大器反相端，对主放大电路没有本质的影响，只是使得AD8000增益稍稍变大；

受积分器影响，最后将达到一个稳态——

$$kU_{\text{offset_OUT}} = U_{\text{offset_IN_AD8628}}$$

所以——

$$U_{\text{offset_OUT}} = \text{Gain} \times U_{\text{offset_IN_AD8628}}$$

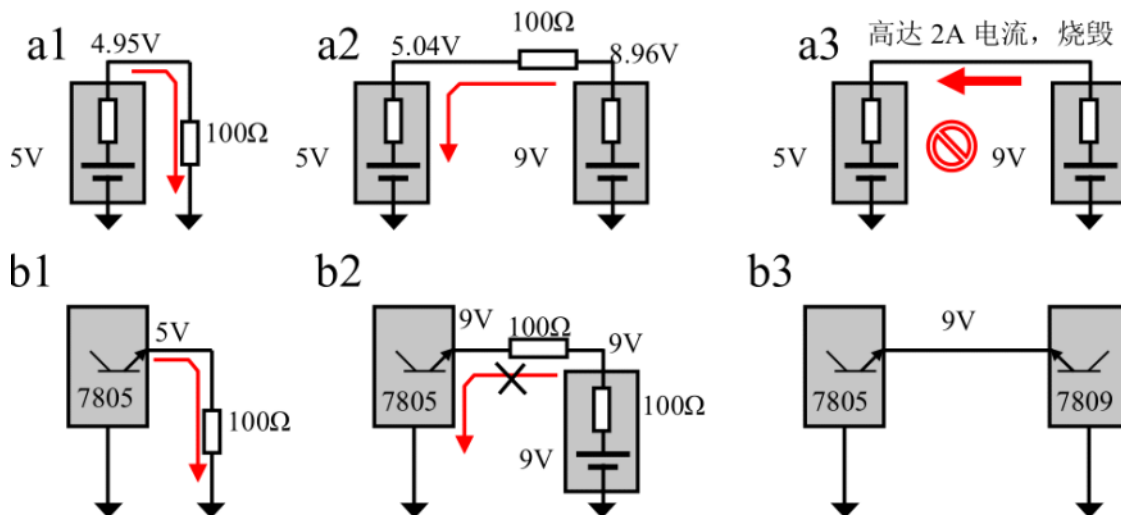
- 积分器时间常数越大，对主放大器信号链影响越小，但主放大电路建立稳态的时间就越长
- R₆的阻值越大，对主放大电路影响越小，但闭环增益越小，可能导致反馈深度不够

仪器使用基础

2016年8月18日 15:11

电源

- 直流稳压源 & 电池——供电



低电位负载

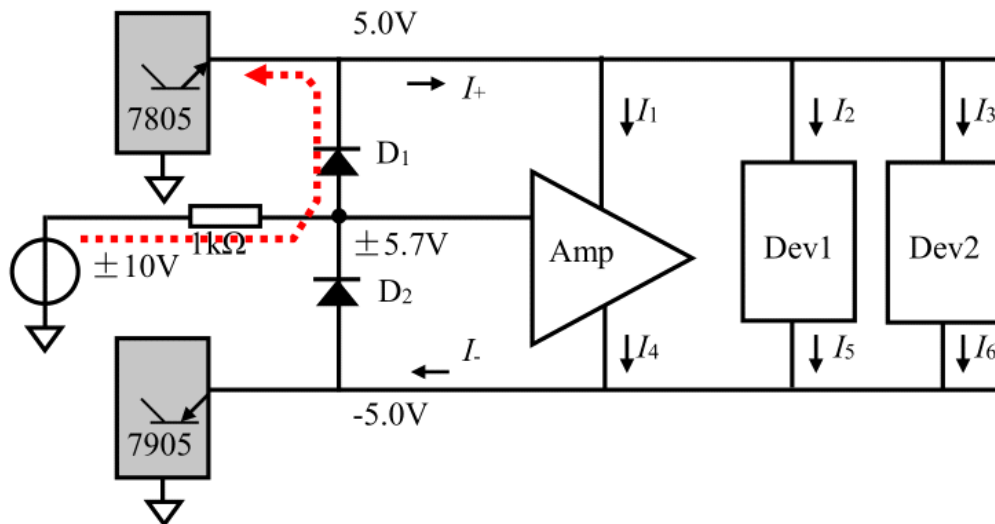
高电位负载

两源短接

- a为电池模型，b为直流稳压源模型
 - 两者都能实现低电位负载（即输出电流）
 - 电池可以实现高电位负载（即灌入电流），而直流稳压源不能
 - 对于两个不同输出的电源，直流稳压源可以并联短接，而电池不能
 - 电池会形成极大的电流导致烧毁
 - 直流稳压源的并联点点位由高输出的一方决定
- 基准电压源——正负电流输出、输出阻抗很小、输出电流非常小

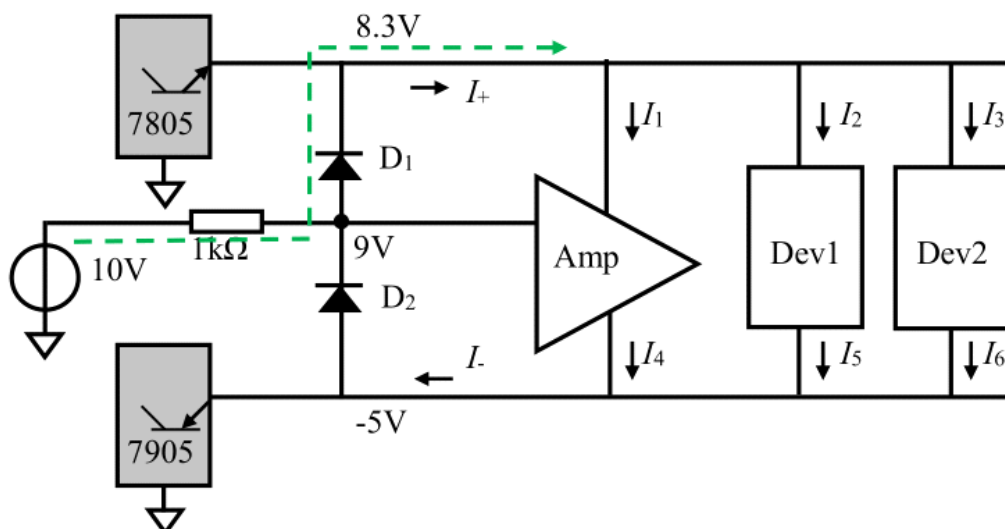
	线性稳压电源	电压基准源
输出电流	只有正电流，很大，百mA~A	双向电流，很小，十mA
驱动能力	只能驱动低位负载	能驱动很轻的高位、低位负载
稳定性	1%~0.1%	几十ppm~即ppm

- 谨慎使用限幅电路
 - 为了保护昂贵的放大器Amp，有可能会加入以下限幅电路



企图使输入端在5.7V时导通二极管，将电流疏导给电源，达到保护的目的

- 但是直流稳压源几乎不具备电流输入的能力，实际电流流向如下图所示



这样一来不仅起不到保护的作用，而且会提升Amp、Dev1、Dev2的供电电压，很可能导致器件烧毁

- 这种限幅电路对电池是可行的，但是千万别用在直流稳压源供电上
- 信号源
 - 要注意信号源一般存在50Ω的内阻，当负载比较小的时候应当注意

示波器

2016年8月18日 15:45

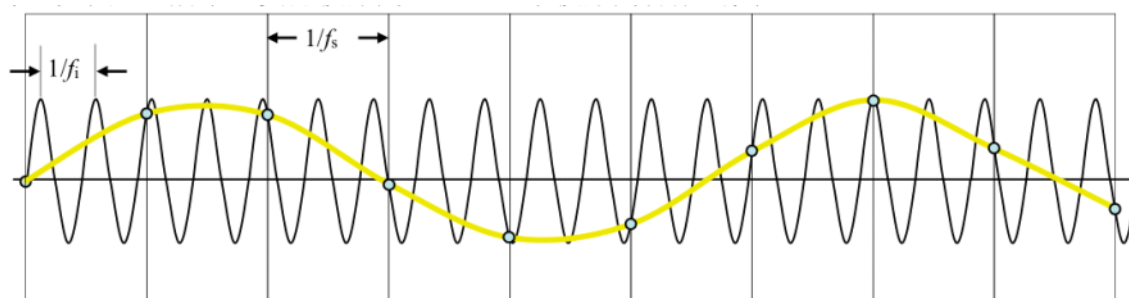
- 尽可能使用示波器测量，而不是万用表
示波器测量直流电压精度不及万用表，但它能展示出电压波形的全貌，如噪声等，方便调试电路

示波器使用范围

- 不能观察、测量很小的信号
示波器本身有几mV~几十mV的本底噪声，以及几mV~几十mV的直流偏移
- 示波器的自动测量结果并非十分准确
纵轴上示波器采用可变增益放大器，其增益准确性不高；数字示波器多有8位ADC，分辨率较低
- 对单级运放测量增益并代入计算时比较靠谱的，但对多级运测量增益并代入计算则不靠谱，需要更加精准的交流信号毫伏表
- 示波器带宽 f_H ，当信号频率达到 f_H ，那么其幅值会下降为实际的0.707倍
- 模拟示波器只能稳定显示周期性信号
虽然模拟示波器也有单次触发功能，但无法存储波形，需要用摄像机拍照保存；数字示波器则可以单次触发并保存此时的波形

数字示波器的混叠现象

- 示波器扫速越慢，采样率就越低（存储器容量一定，屏幕显示的内容增多）
- 当采样率和实际信号频率不满足奈奎斯特采样定理时就会出现混叠现象（黑色为实际信号、黄色为示波器显示信号）



自动测量会显示出真正的信号频率，但实际显示的波形的频率要小的多

- 避免该现象的方法
 - 观察波形前线检查自动测量的频率和屏幕显示波形频率的一致性
 - 使用auto set自动检测功能，由示波器自动寻找合适的扫速

用示波器排障

- 上电，用示波器观察芯片各引脚的波形与目的波形是否一致

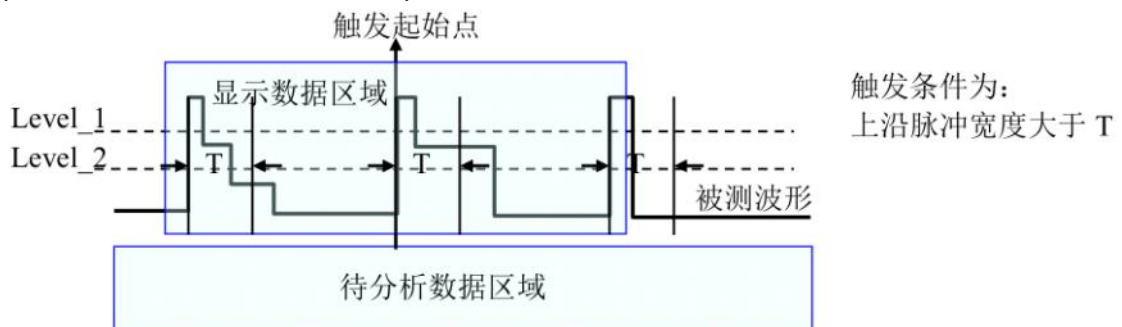
- 为了防止虚焊，要尽量探测引脚根部，而不是测量引出点
- 为了防止序号，检测时探针要轻触而非重压
- 检查芯片的GND是否与电源GND相连
断电，用万用表检查两个GND的电阻，如果阻值非常小，我们有理由相信他们是相连着的

探头

- 种类
 - 有源探头 & 无源探头
多用无源探头，且具有1:1和10:1的衰减率选择开关；
有源探头内含放大器、滤波器，需要外部供电，通带内波形更加平坦，但价格高出很多
 - 单端探头 & 差分探头
差分探头实际是一个差分转单端电路，接收差分信号，可以承受很高的共模电压，具有很高的共模抑制比
 - 高压探头
具有很高的电压衰减比
- 频率特性
 - 多数无源探头在1:1衰减下只有6MHz~20MHz的上限截止频率
 - 衰减越大，频带的补偿空间就越大
 - 产品上号称的上限截止频率往往是在10:1衰减比下的（除非是固定衰减比的探头）
- 调节
多数探头上有调节孔，时间长了需要对其进行调节；
通常给探头加载一个特定频率的校准方波，微调调节孔的旋钮，使波形为纯正的方波即可

灵活使用示波器的触发

- 模拟示波器没有记忆体，只能显示信号的当前状态；
数字示波器具有记忆体和处理器，能够进行多种多样的数据处理，丰富的触发方式可以让使用者更加快速准确的得到想要的波形
- 数字示波器的大致原理
(以上升沿触发、宽度大于T为例)



- 在待分析数据区域内，通过运算判断脉冲宽度是否大于T，如果小于T舍弃，如果大于T则以该脉冲的上升沿为触发起始点，两侧选取等长的数据投放给显示；
- 数字示波器具有各种各样的触发方式

如边沿触发、脉宽触发、斜率触发、码型触发、多通道触发等

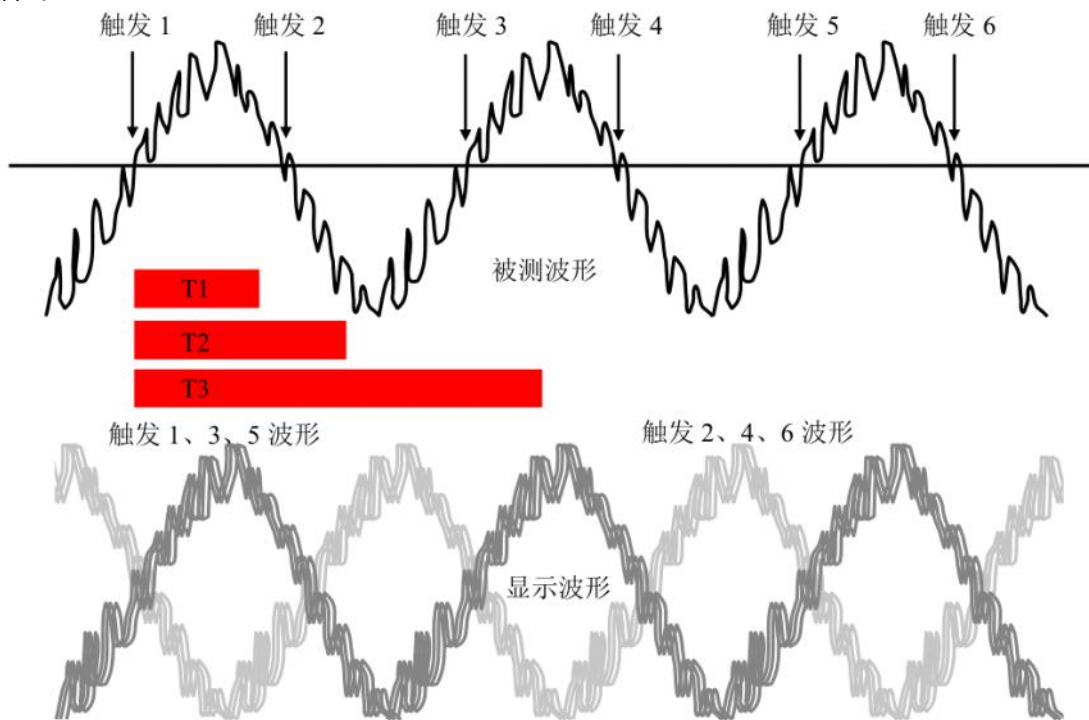
- 波形捕获率 & 死区时间

波形捕获率：示波器1s内实施触发条件判断的次数，一般为每秒几十到几千次，高级的可以达到每秒百万次；

死区时间：数据采集完后需要一段时间进行数据的后期处理，死区时间的长短直接决定关键波形被漏失的可能性；

高捕获率、短死区时间，可以降低关键波形被漏失的可能性，在检测“长期正常，偶然异常”时非常重要

- 释抑



- 被测波形通常不是完全光滑的，在主体上升的波形上可能会存在小的下降沿；那么在上升沿触发条件下，主体为下降沿也有可能就会导致触发（如图触发2、4、6，水平线为设置的触发电平）；

两种触发就混合在一起，而且触发位置不准确导致波形偏移，会得到一个比较粗的波形

- 释抑，相当于设置了触发的最小间隔

当设置释抑时间为T1时，触发2时触发抑制已经结束，触发2依旧产生，两种触发混合在了一起；

当设置为T2时，触发2时仍有触发抑制，触发3抑制结束，因此触发2被忽略，触发3正常，就将两种触发分离开来；

当设置为T3时，触发2、3都被抑制，触发4抑制结束，因此触发2、3被忽略，触发4正常，两种触发依旧混合在了一起；

因此，通过合理设置释抑，可以把不期望的触发屏蔽掉，防止两种触发混合，但不能解决波形变粗的问题；如果要得到干净的、很细的波形线，唯一的方法是使用单次触发

- 功能强大的数字触发

- 边沿触发（单一电平LEVEL）：正边沿触发、负边沿触发

- 脉宽触发（单一电平LEVEL）

- 上升沿开始计时，出现下降沿后结束计时，脉宽满足条件则触发；
 - 大于触发、小于触发：脉宽大于、小于设定值
 - 内触发、外触发：脉宽在设定范围内、外
- 多通道状态触发（单一电平LEVEL）
 - 多通道逻辑组合成立时进行触发；
 - 各通道分为LOW、HIGH、DON'T CARE三种类型；
 - 逻辑组合方式包括AND、NAND、OR、NOR等
- 智慧触发
 - Windows窗口触发
 - 设定一个窗口（两个电平），当被测信号超出这个窗口（不在两个电平之间）时进行触发，常用语对被测信号的幅度进行超限检测
 - Interval间隔触发（单一电平）
 - 将两个相邻的上升沿（下降沿）之间的时间差和设定值进行比较（小于、大于、内、外），满足条件则触发
 - Drop out漏失触发
 - 当期望的边沿在设定时间内没有出现时进行触发；
 - 期待的边沿可以是信号翻转（如上升沿开始计时，期待下降沿），也可以是信号两次翻转（如上升沿开始计时，期待下一个上升沿）
 - Runt矮脉冲触发
 - 以正脉冲为例，上升沿超过LEVEL2但不超过LEVEL1，下降沿回到LEVEL2且脉宽满足条件则触发；
 - 主要用于数字电路中发现电平幅度不足引起的脉冲失效问题
 - slew rate压摆率触发
 - 以上升沿为例，测量电平从LEVEL2上升到LEVEL1的时间，满足时间条件则触发
- 其他触发
 - 数字序列触发：用于识别常用的数字序列信号
 - 多事件触发：设定多个事件，它们如果能按一定次序发生则触发
- 数字示波器的中央扩展和底部扩展
 - 调整纵轴增益，屏幕上波形的扩展方式有中央扩展（以屏幕中央为基准）和底部扩展（以信号地为基准）两种
 - 底部扩展是模拟示波器的传统扩展方式
 - 中央扩展是数字示波器才有的扩展方式
 - 中央扩展可以比较方便地观察波形上的细微波纹
 - 以二倍扩展为例（红色为中央扩展，绿色为底部扩展）

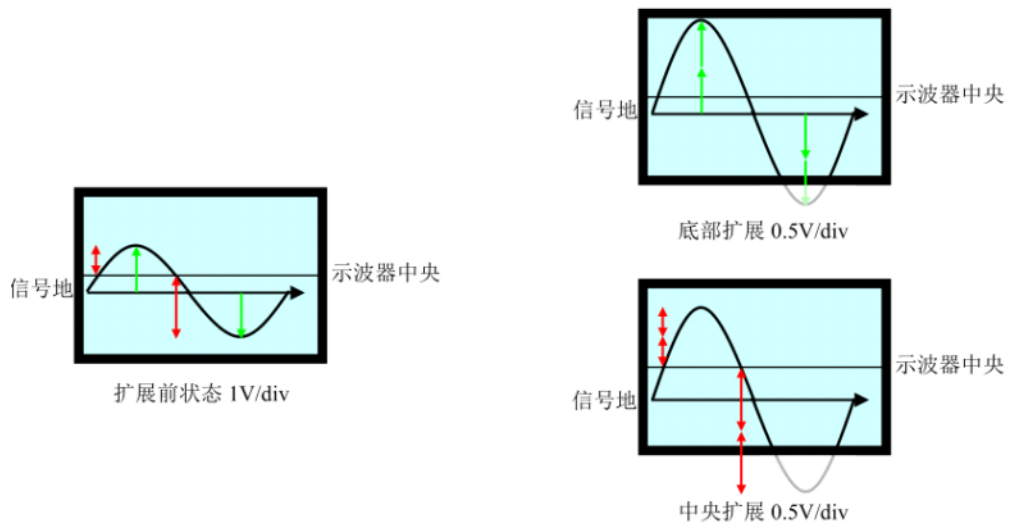


图 6-17 底部扩展和中央扩展示意图

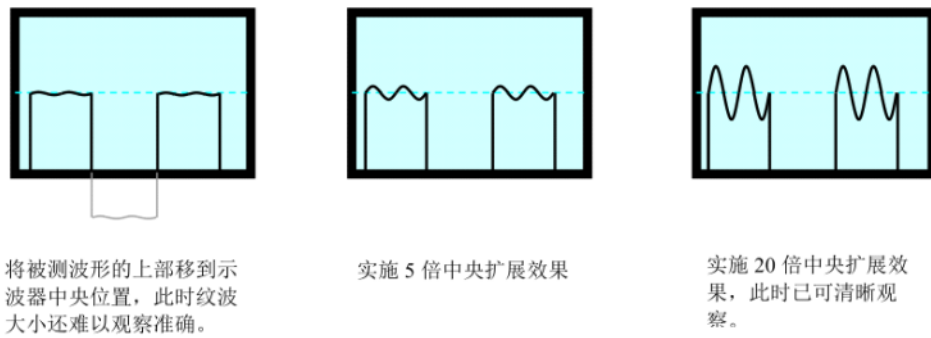
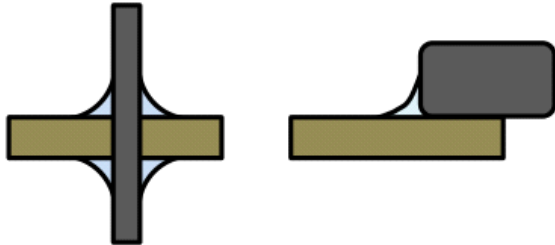


图 6-18 利用中央扩展功能, 可以清楚观察正负 5V 方波上叠加的 100mV 纹波

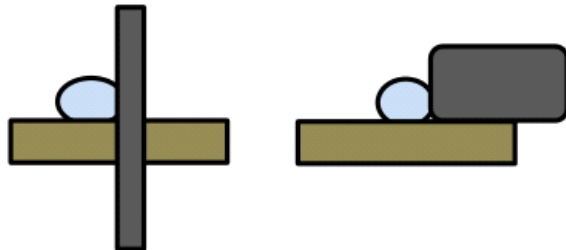
焊接

2016年8月20日 10:59

1. 成型的焊锡应该是下陷型弧度



不该焊成一个疙瘩，这样容易出现虚焊



2. 不要用手指接触焊盘，如果接触过最好用酒精棉球擦拭
3. 焊接时注意电烙铁和焊点的接触时间，太长会烧坏器件，太短会出现虚焊，一般不超过10s

调试

2016年8月20日 11:11

合理使用仪器

1. 尽量使用模拟示波器，避免数字示波器采样率等因素带来麻烦；
使用数字示波器时要防止混叠，可以水平扫速多旋转几圈或者直接使用AUTO功能
2. 示波器测量前先用无名指接触探头
示波器短瞬间出现人体干扰波形，以确保示波器探头完好、通道正确
3. 尽量使用直流耦合，除非有使用交流耦合的确切理由
故障根源常常就是那些异常的直流分量
4. 排障时避免使用数字示波器的带宽抑制功能或其他平均运算
5. 充分利用数字示波器的多种触发方式，捕捉引起故障的奇异波形
6. 尽量使用示波器而不是万用表
7. 不要过分信任信号源、稳压源的输出指示，最好用示波器检查
8. 注意信号源的输出阻抗、示波器的输入阻抗、万用表各量程的内阻

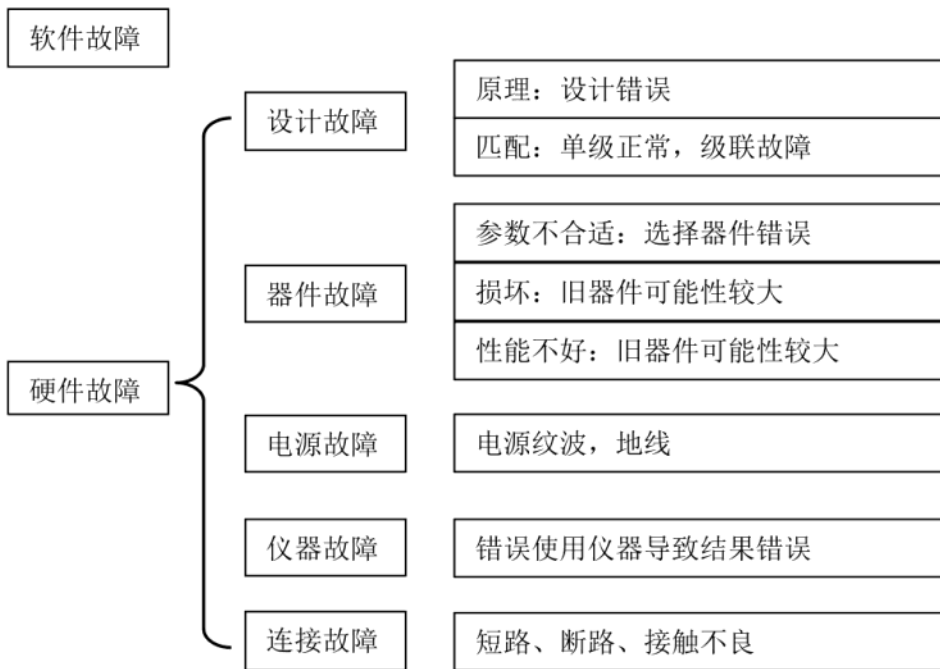
初次调试的前几分钟

- 大多数危害性故障都在前几分钟出现，芯片可能上电爆裂，电解电容可能持续一段时间后爆裂
- 如果出现明显的危害性故障，应立即断电
- 如果没有明显的危害故障，用手摸一摸芯片也没有明显的发热，可以不断电

保护故障现场

- 确保没有危害故障的情况下不要断电
- 不要随意触碰器件，如磕一磕电路板、拽一拽电源线、压一压芯片
- 如果开始采取措施，而且能排除故障，那么要试着撤销这个措施确认故障根源
- 每一次采取动作，都要记录好，比如拆下一个电阻，就要把它放到固定的地方，方便之后能找到
- 每次只采取一项动作，而不是同时采取多个动作

故障分类



故障定位的常见方法

- 顺序探测法
非常适合模拟信号链的排障
从输入信号开始，逐级后移；或从出现异常的输出开始，逐级前移
推进过程中可以使用双通道示波器，两探头交替推进，有利于发现示波器对信号的影响
- 关键点探测法
检查时钟信号、复位信号等关键点
- 分块定位法
按功能分模块查找故障
- 替换法
替换可能出现故障的器件
- 故障注入法
常用于排除偶发性故障
 - 找个强干扰源，频繁开启，观察故障频率是否提升
 - 稍微降低供电电压，如果故障概率上升，说明供电电压的低端毛刺可能是故障的根源
 - 烫下电源的去耦、旁路电容，如果故障概率上升，说明电源处理处于临界状态
 - 将串联的阻抗匹配电阻阻止降低或短路，如果故障概率上升，说明电阻阻值不够
 - 改变上拉电阻阻值，看是否存在故障或故障概率是否改变
 - 用力磕一磕电路板，如果出现故障很可能是虚焊

排查次序考虑以下几个因素

- 排查难度：需要花费的时间、精力
- 排查伤害：对器件尤其是对昂贵器件可能造成伤害
- 故障概率：哪种故障比较常见、容易发生

撰写报告

2016年8月20日 12:27

态度端正

1. 写出来都是真的
2. 详细描述环境，使实验可重复
3. 完整、确切的表达意思

报告组成

- 题目和摘要

 - 摘要格式——

 - 本作品设计实现了一个×××××。作品采用×××实现了×××；采用×××实现了×××；利用×××，在×××，改善了×××；在×××设计中，通过××××，达到了×××。最后，实测表明，作品在××达到了×××。

- 方案论证

 - 方案分析：介绍、优缺点

 - 不要凑数量
 - 客观分析，不要盲目贬低某一个方案
 - 关键方案应给出原理图

 - 总体方案设计

 - 选择其中一种方案，画出结构图，给出较为详细的解释

- 理论分析和计算

 - 关键方法的分析
 - 关键指标的计算

- 硬件电路设计

 - 分块绘制，注意模块间的连接
 - 一般不直接拷贝仿真软件的原理图，而是用专门的绘图软件，保留主要引脚，忽略不重要的东西
 - 阻容参数要标注清楚

- 软件设计

 - 要有流程图和解释

- 测试方法和测试结果

 - 测试项目和测试目的
 - 测试环境
 - 测试步骤
 - 测试结果和分析

- 结论和讨论

 - 如果有必要可以标注参考文献，两种常见的引用方式——

 - a. 文献[1]~[3]使用不同的方法，证实了***的可行性。

b. 此后，又有研究者提出了检测**的****方法 [1]，***方法 [2]，以及***方法 [3]。

图题、表题

- 一般按章分开，如“图2-2”“图2-2-2”而不是“图2”
- 图题一般在图片正下方居中，表题一般在表格正上方居中
- 字体一般为宋体不加粗，字号比正文小一号
- 表格一般为三线制：首行上框线、首行下框线、尾行下框线，无列框线
- 图表通常在正文下方，一般读者看到“如图xxx”都会往下找图
- 最好每张图表都带题目，而不是简单的“下图”“下表”

公式

- 可以有公式号，如“(3-8)”
- 如果多次出现，最好有公式号；否则可以直接用“下式”来说明
- 引用公式，如“使用式3-8，可以xxxx”
- 公式必须另起一行，居中摆放，与正文分开
- 变量为斜体，常量、下标、单位为正体

常见错误

- 语法错误、文字错误
 - “实验” & “试验”
实验是对理论分析的验证性活动；
试验室对未知结论的实际体验；
科学家做的多为“实验”
 - 数字——阿拉伯数字 & 汉字
 - 如果有明确的数量含义，可用于公式代入，应用阿拉伯数字，如“3斤白糖分给2个人”
 - 如果没有明确的数量含义，应用汉字，如“三角形”、“二阶滤波器”
 - 特殊用法，遵循习惯，如“五四运动”、“1995年”
- 撰写禁忌
 - 使用夸张的叙述
 - 使用诗歌、成语
 - 使用“我”、“我们”，应多用“本文”、“本作品”
- 语气禁忌
 - 含糊的文字，如“本作品上限截止频率远远高于设计要求”，而应是“设计要求为10kHz，本作品实测为35kHz”
 - 不平和，应使用第三者的语气来描述